

The background of the slide features a low-angle shot of two business professionals, a man and a woman, smiling and looking towards each other. They are standing in front of a modern, multi-story building with a curved facade and numerous windows. The sky is a clear, bright blue. The man is wearing a light blue shirt and glasses, while the woman is wearing a dark jacket and holding a folder.

**ESPOTEL**

Advanced Embedded Solutions

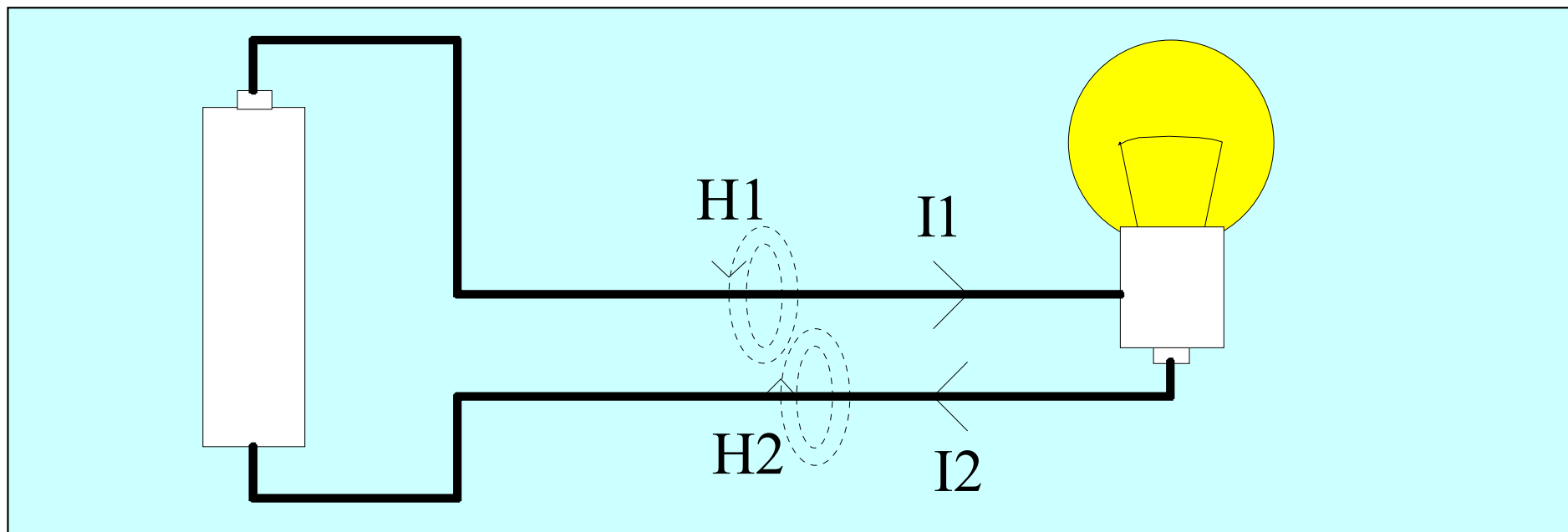
**EMC/SI**  
**Sähkömagneettinen yhteensopivuus/  
Signaaliheys**

JTA / 2009-09-22

## Motivaatio

- EMC-ongelmat estävät koko laitteen myynnin, kun taas jonkun yksittäisen toiminnallisuuden puute on vain yleensä väliaikainen pieni hidaste. Silti suunnittelun painopiste on yleensä toiminnallisuudessa! EMC-ominaisuuksien oletetaan yleensä toteutuvan itsestään.
- EMC-ominaisuudet kertovat paljon layout-suunnittelun onnistumisesta ja huolellisuudesta
- Huolella tehty hiukan pitkäksikin venähtävä suunnittelu voi säästää kuukausia loppuvaiheessa
- Hyvä piirilevytason EMC-suunnittelu ei maksa tuotannossa enempää kuin huonokaan
- Turhaa debugata ongelmia kalliissa EMC-labrassa jos ne voi välttää huolellisella suunnittelulla, vaikka pitäisi kai heidänkin hankkia jostain elantonsa
- *"Insanity is doing the same thing over and over again and expecting different results."* – Albert Einstein

## Perusasia



- $I_1 = I_2$ , aina!
- Ulkopuolelta tarkasteltuna magneettikentät  $H_1$  ja  $H_2$  kumoavat toisensa
- Tilanne lähes sama myös logiikkapiireille,  $I_2$  olemassaolo usein (lue:useimmiten) unohdetaan
- $I_2$  reitti ei ole skemassa

## Tiesitkö että...

- ...Digitaalisignaaleissa kulkee virtaa, joskus huomattavastikin, jopa kymmeniä mA/signaali
- ...Paluuvirtareitti määräytyy vasta layout-vaiheessa
- ...Jännite ei suoraan säteile, virta kylläkin
- ...Signaalin nopeus määräytyy nousu/laskuajan (reunanopeus, edge rate) perusteella, ei taajuuden (merkittävät taajuuskomponentit trapetsiaallolle aina taajuuteen  $f_{knee} = 1/(\pi t)$  asti)
- ...Jos signaalin reuna on tärkeä, signaalin reititys ja terminoinnit suunniteltava  $f_{knee}$ -taajuuteen asti, riippumatta signaalin taajuudesta

## RF- ja digitaalisignaalien ominaisuuksien vertailu

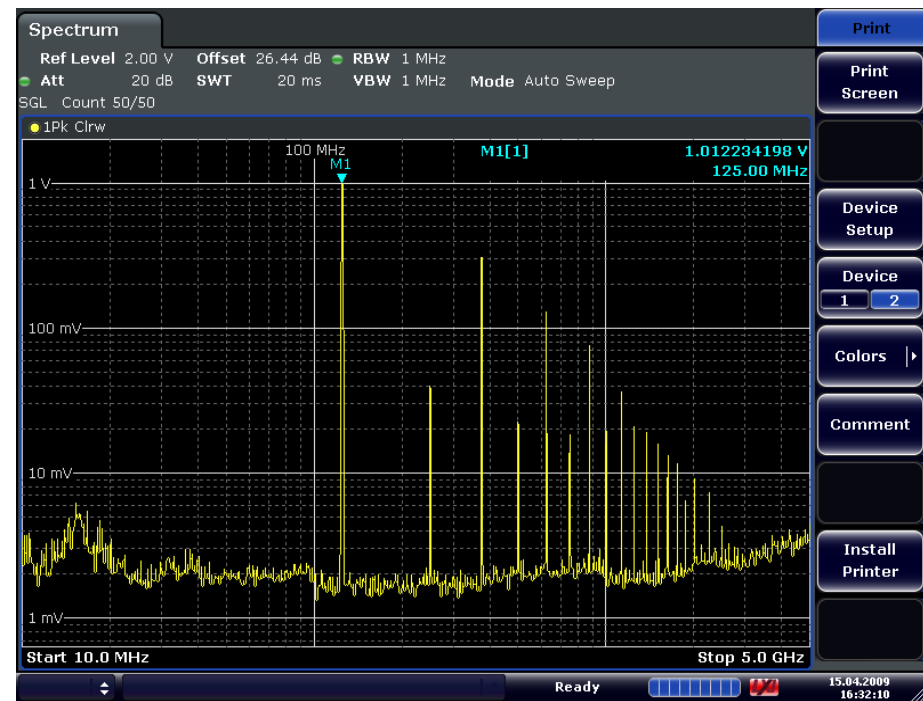
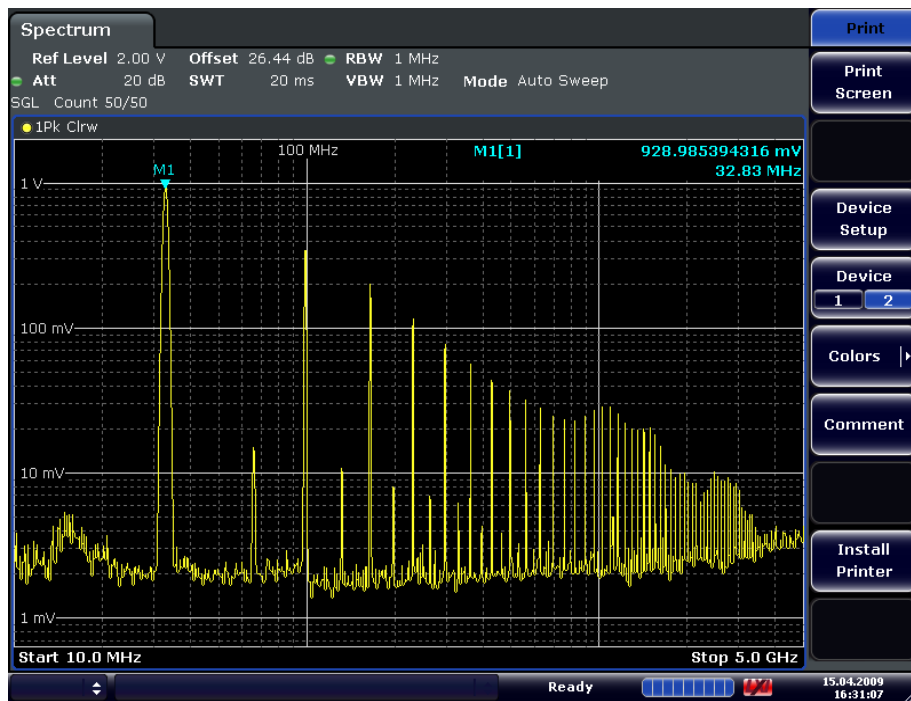
### RF-signaali

- Korkea keskitaajuus, x MHz - y GHz
- Kapea signaalin kaistanleveys verrattuna keskitaajuuteen
- Vähäinen signaalimäärä

### Digitaalisignaali

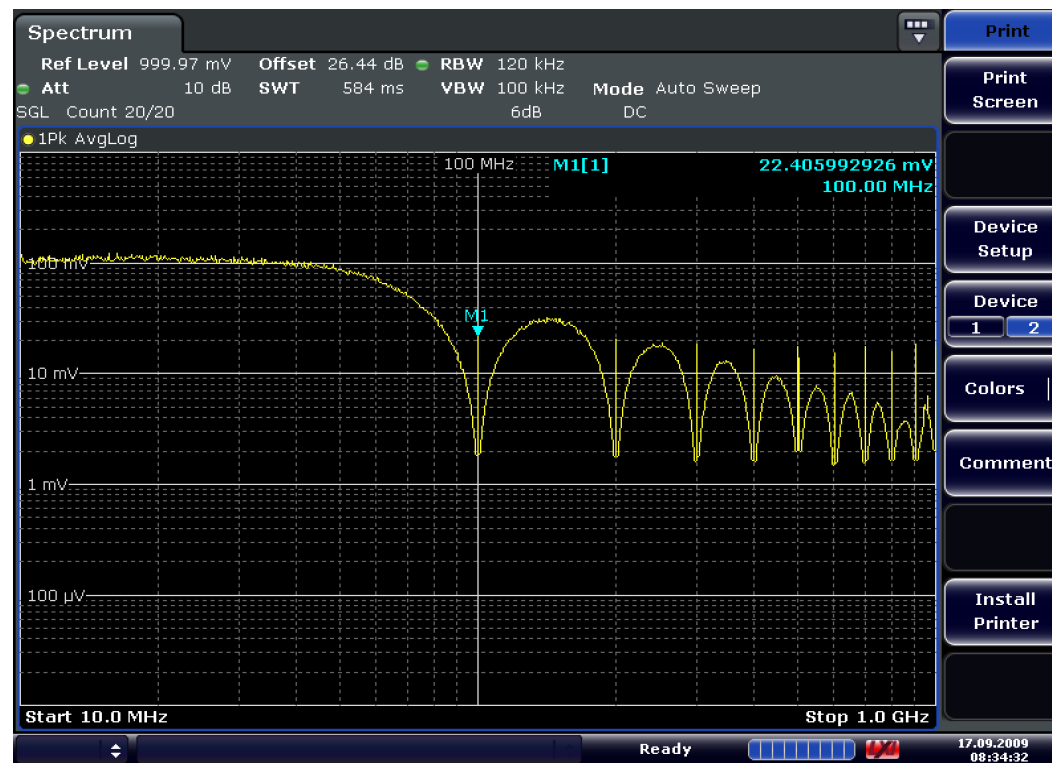
- Yleensä suhteellisen matala perustaajuus
- Runsaasti harmonisia, erittäin laaja kaistanleveys, DC-jopa >10 GHz
- Signaaleja paljon, kymmeniätuhansia
- Perustaajuus ei kerro signaalin kaistaleveyttä, esimerkkinä 33 MHz ja 125 MHz LVTTL-signaalit. Reunan kohdalla tarvitaan koko kaista!

## 33 vs 125 MHz 3.3V LVTTTL-(digitaal)signaalit



Harmoniset taajuudet yltävät kummassakin suunnilleen yhtä suurille taajuuksille, 33 MHz signaalissa on vaan tiheämmässä harmonisia → herättää resonanssit todennäköisemmin

## Knoppi: Varsinaiset data- ja osoitebitit ovat EMC-mittauksen kannalta laajakaistaista kohinaa

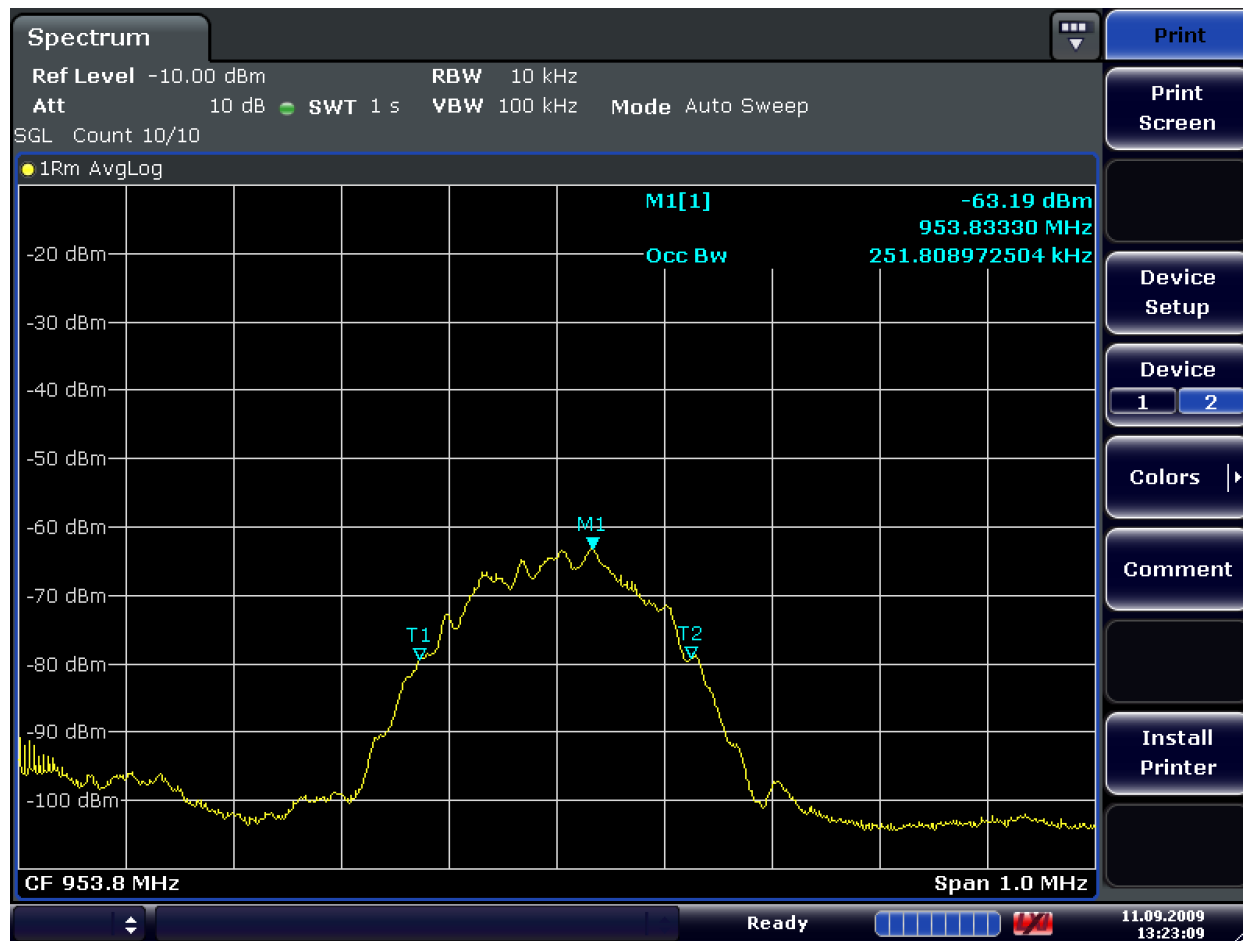


PRBS-spektri

Date: 17.SEP.2009 08:34:31

Satunnaisluonteisten signaalien spektri kattaa myös perustaajuutta alemmat taajuudet, jatkuvana, tosin huomattavasti pienemmällä tasolla. Voi kuitenkin toimia resonanssien herätteenä.

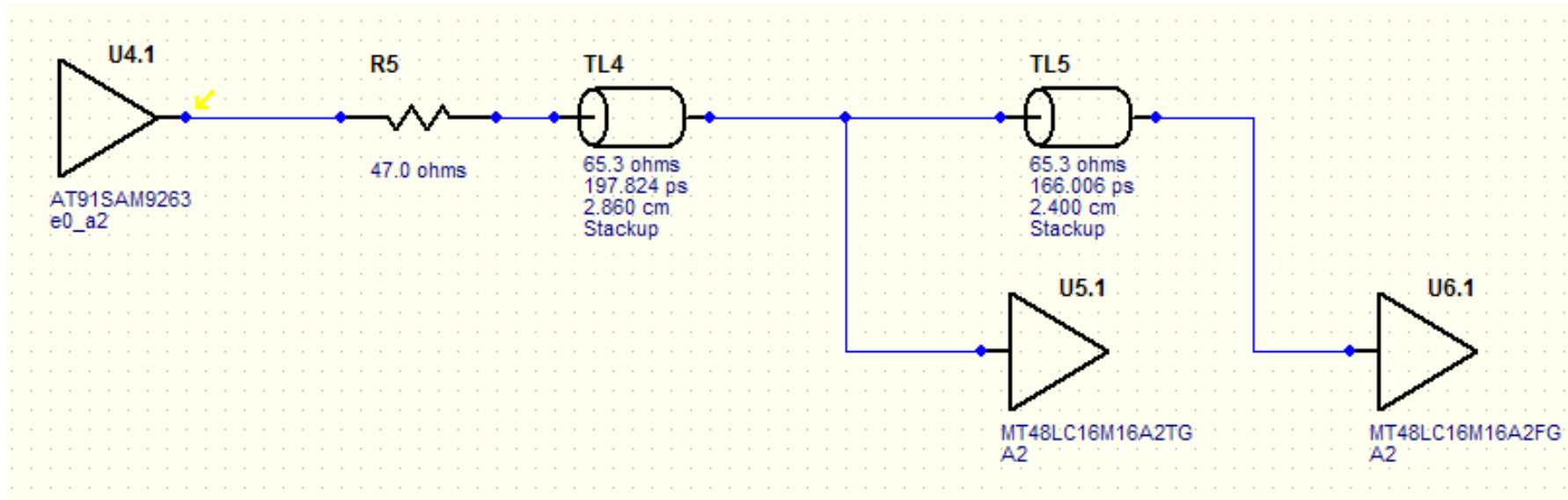
## RF-esimerkki: GSM 900-kanava



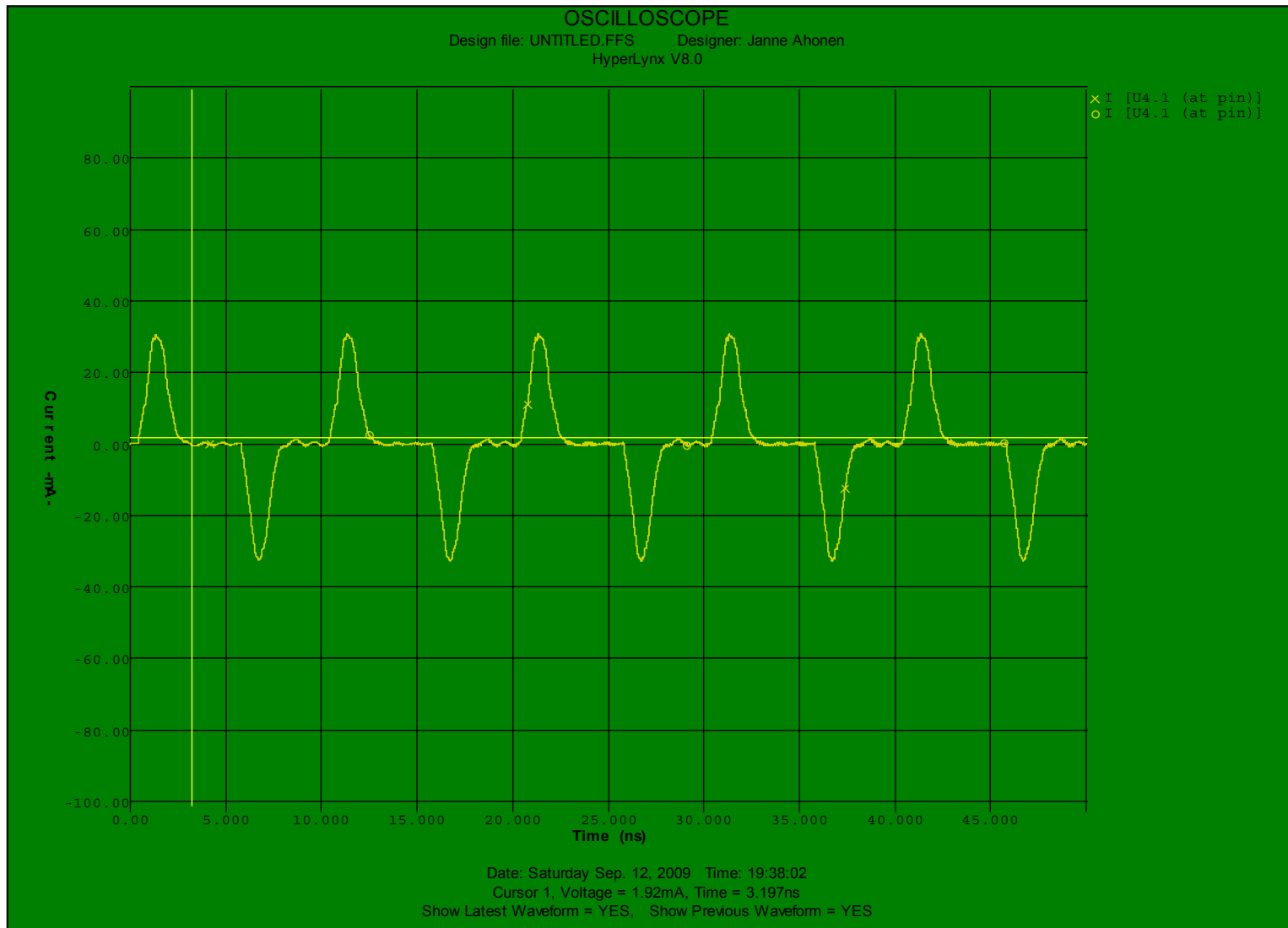
Koko signaaliteho on ~300 kHz kaistalla!



## Esimerkki: Sarjaterminoidun väyläajurin virta



## Esimerkki: Sarjaterminoidun väyläajurin virta



## Väyläsignaalien virtamäärä yllätti elektroniikkasuunnittelijan



- Leveän väylän virta voi olla huomattavan suuri,  $30 \text{ mA} * 40$  signaalia =  $1.2 \text{ A}$ , tämä alle  $1 \text{ ns}$  nousuajalla kysyy jo huomattavan pientä paluuvirtatien impedanssia, jotta signaali pysyy siistinä ja EMC-ominaisuudet hyvänä
- Läpiviennin  $1.4 \text{ nH}$  induktanssiin  $1.2 \text{ A}$  virtamuutos  $1 \text{ ns}$  nousuajalla synnyttää  $1.7$  voltin jännitteen (vaikka  $R=0$ )!
  - Huomioi myös IO-käyttöjännittesyötön impedanssi

## Läpivientien induktanssi

Läpiviennin induktanssi:

[h]=mm, [d]=mm, [L]=nH

1.6 mm piirilevyn läpi kulkevan 0.25 mm halkaisijaisen läpiviennin induktanssi on siis noin 1.36 nH

1 ns reunanopeuksinen signaali näkee läpiviennissä 2.7 Ω induktiivisen reaktanssin. Signaalin oikosulkeminen tai vaimentaminen nopeilla reunoilla ei ole kovinkaan helppoa. 50 ohmin syöttöimpedanssista vaimennus olisi vain noin 26 dB.

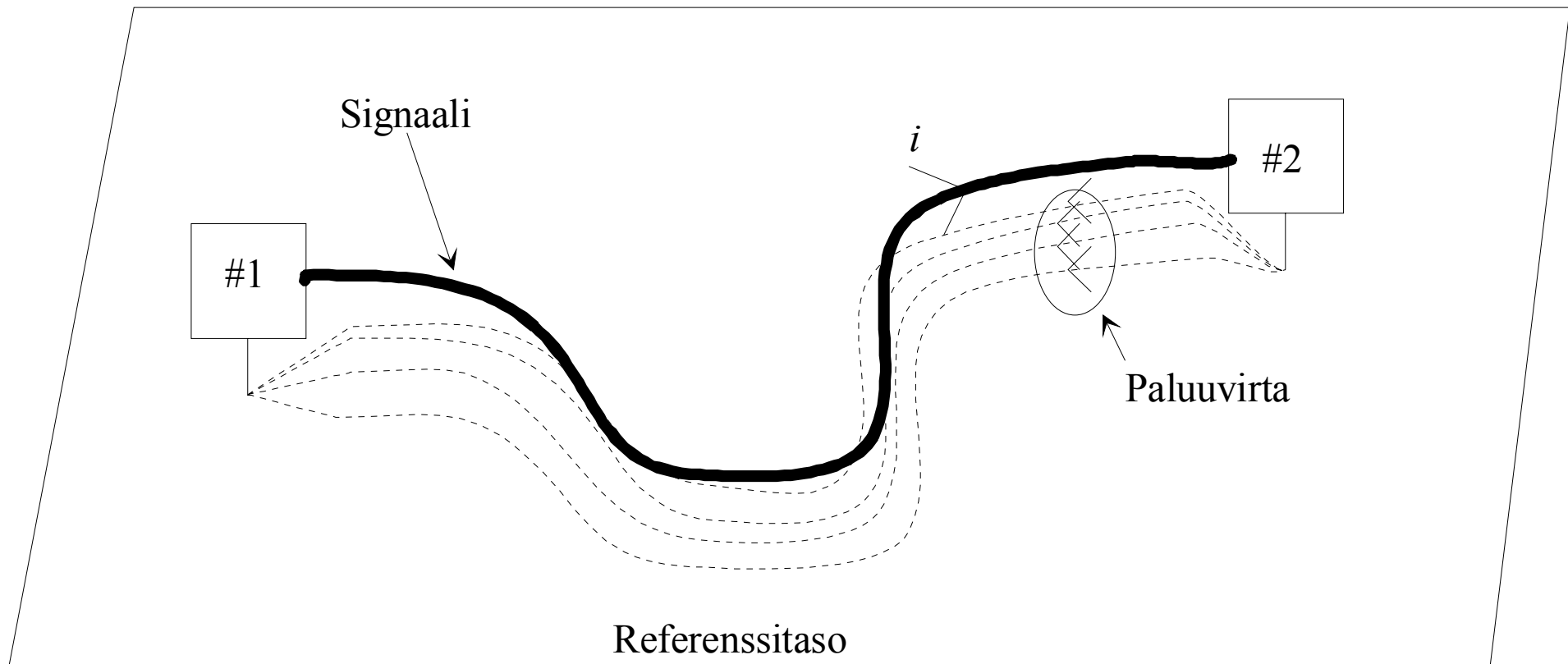
$$L = 0.2h \left[ \ln \left( \frac{4h}{d} \right) + 1 \right]$$

## Paluuvirran sijoittuminen

- AC:llä paluuvirta kulkee aina itse signaalin ylä/alapuolella, minimoiden magneettikentän muodostaman energian,  $W = \frac{1}{2}LI^2$
- Liuskajohdinrakenteessa (välikerrokset) paluuvirta kulkee signaalin sekä ylä- että alapuolella
- Koska virta on vakio, energiaminimointi tapahtuu hakemalla induktanssiminimi
- Induktanssi on suoraan verrannollinen virtasilmukan pinta-alaan
- Minimien energia saavutetaan kun virtasilmukan pinta-ala on minimissään, samaan tapaan kuin vesipisara hakee vapaassa pudotuksessa muodon jolla ilmanvastus on pienin
  - Hyvä EMC-suunnittelu saadaan siis automaattisesti kaupan päälle kunhan vain referenssitaset löytyvät kaikille signaaleille!

## Digitaalisen signaalin AC-virtatie

Suurten taajuuksien paluuvirta sijoittuu aina viereisille tasoille



Virtojen magneettikentät kumoavat toisensa lähes täydellisesti

## Tavallinen "ilmassa roikkuva" johto (etäisyys referenssitasosta $\gg w$ )

- Signaalit ilman hallittua referenssitasoa (aka paluuvirtareittiä)
- Suuri impedanssi
- Synnyttää suuren hajakentän (suuri emissiotaso)
- Herkkä ulkoisille häiriöille
- Signaalien välinen ylikuuluminen helposti ongelma
- 1/2-puoliset piirilevyt

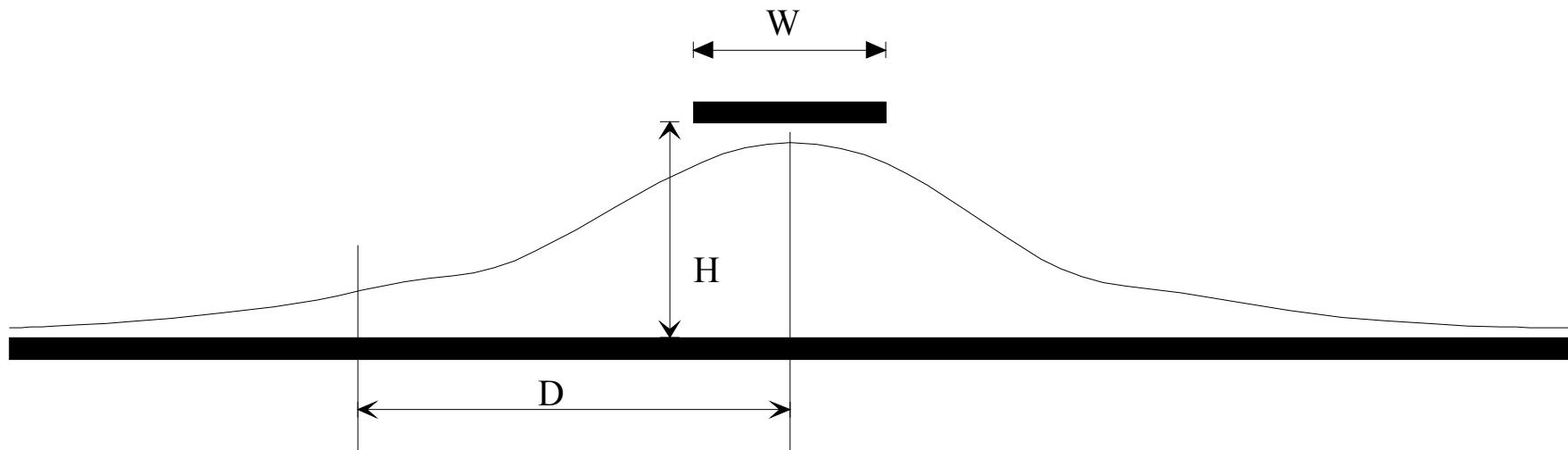
## Siirtolinja (etäisyys referenssitasoista $\approx w$ )

- Signaali ja referenssitaso(t) lähekkäin
- Matala ja hallittu impedanssitaso verrattuna tyhjiön impedanssiin ( $\approx 377 \Omega$ ), n. 30-80  $\Omega$
- Pieni hajakenttä
- Epäherkkä ulkoisille häiriöille
- Signaalien välinen ylikuuluminen yleensä vähäistä
- Säilyttää signaalin aaltomuodon, lisäpituus ainoastaan viivästää signaalia vääristämättä sitä
- Päätettynä ominaisimpedanssinsa suuruiseen resistanssiin, näyttää päästä katsottuna täysin resistiiviseltä taajuudesta riippumatta
- Periaatteessa helppo toteuttaa monikerrosrakenteessa, jos tietyistä perusasioista pidetään kiinni



## Paluuvirran jakauma referenssitiasossa

$$i(D) = \frac{I_0}{\pi H} \cdot \frac{1}{1 + \left(\frac{D}{H}\right)^2}$$



## Siirtolinjojen toteutus

- Monikerroslevyn **yhtenäisten tasojen** päällä kulkevat vedot automaattisesti siirtolinjoja:
  - Maa/käyttistason päällä kulkevat vedot mikroliuskoja "microstrip"
  - Maa/käyttistasojen välissä kulkevat vedot liuskajohtoja "stripline"
- Referenssitaso voi olla joko
  - Maataso (parempi)
  - Käyttistaso (melkein yhtä hyvä, mutta vain käytettävä IO-jännitetaso kelpaa)
- DDR-muistiväylän referenssitasoksi kelpaa vain ja ainoastaan maataso
- Nyrkkisääntönä järkevän pienen impedanssitason vaatii vedon leveydeksi piirilevyn pinta/pohjakerroksissa vähintään eristepaksuuden verran → 2-puolisilla levyillä toteutus digitaalikytkennöissä käytännössä mahdotonta normaalilla 1.6 mm paksulla piirilevyllä suuren signaalimäärän ja tiheyden takia, RF:llä käyttökelpoinen ratkaisu
- **Tärkein kaikista: huolehdittava referenssitasojen yhtenäisyydestä alusta loppuun**

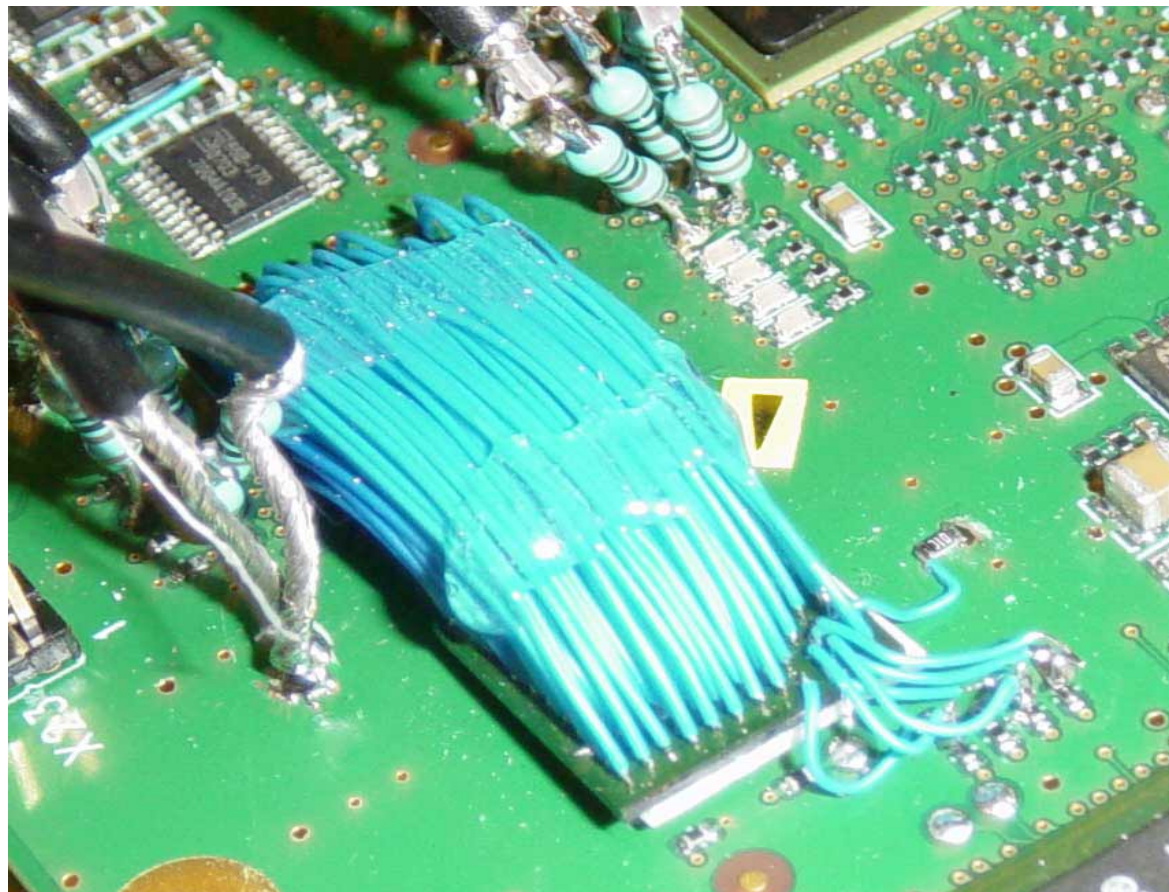
## Siirtolinjojen epäideaalisuudet

- Referenssitason epäjatkuvuudet
  - Referenssitason aukot kasvattavat virtasilmukan pinta-alaa → hajamagneettikenttä kasvaa → osa virrasta harhautuu muualle → common mode EMC-emissio-ongelmia
    - Neliömetrien näkymätön virtasilmukka vaatii vain muutamia  $\mu\text{A}$  suurtaajuista virtaa jotta standardien rajat ylittyvät!
    - Vastaa koaksiaalijohdon vaipan katkaisua kokonaan tai osittain!
  - Jos aukon yli kulkee useita signaaleita, nämä kytkeytyvät keskinäisinduktanssin kautta toisiinsa → ylikuulumisongelmat
  - Aukon kohdalla ulkoinen magneettikenttä indusoi jännitteen signaaleihin → EMC-immuniteetti-ongelmat

## Paluuvirtatien rikkeistä rangaistaan

- Kaikki emissio on peräisin tarkoituksellisista virroista, osa paluuvirrasta ei vaan kulje hallittua reittiä vaan menee EMC-mitta-antenniin
- Piirilevyn ja komponenttien itsensä säteily ei yleensä ole pahin
- Suurin emissio-ongelma on yleensä kortin maasta kytkeytyvä kaapelien yhteismuotoinen virta, synnyttyään sitä on lähes mahdoton poistaa. Yhteismuotokuristimella/ferriitticlampilla virtaa voi rajoittaa mutta tämän ei pitäisi olla standardimenettely, ainoastaan hankalissa poikkeustapauksissa.
- Edes metallikotelo ei välttämättä ratkaise ongelmia ellei kaikkia johtoläpivientejä suodateta rajalla

## **Huono paluuvirtatie ei välttämättä vaikuta toimintaan, tämäkin toimii!**



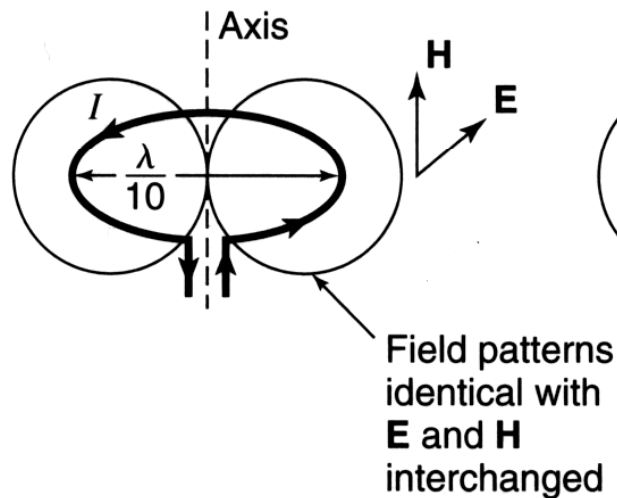
Huom. Penalle kunniamaininta räppäyksestä, kuvassa 144-palloinen BGA!

## Alkeisantennirakenteet jotka helppo toteuttaa tahattomasti piirilevyllä

### BASIC ANTENNAS

#### SMALL LOOP

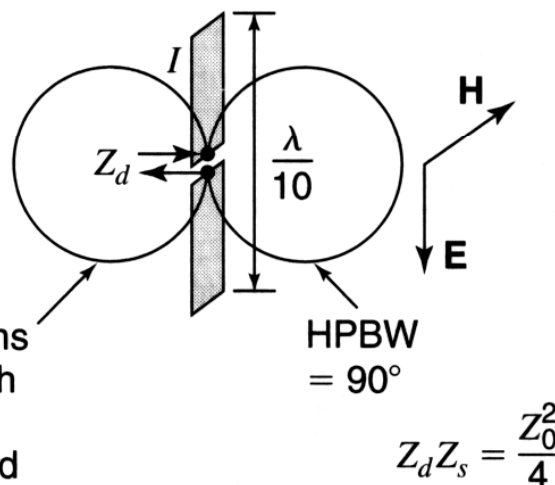
$$D = 1.5$$



(a)

#### SHORT DIPOLE

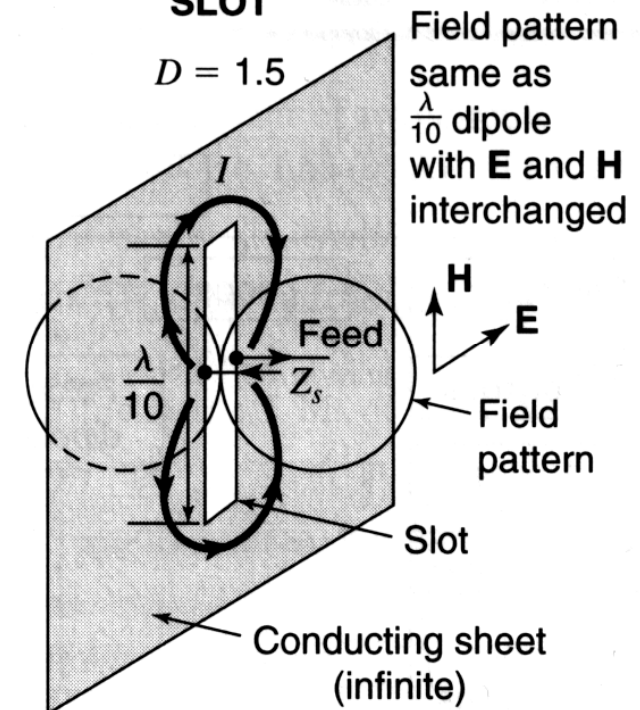
$$D = 1.5$$



(b)

#### SLOT

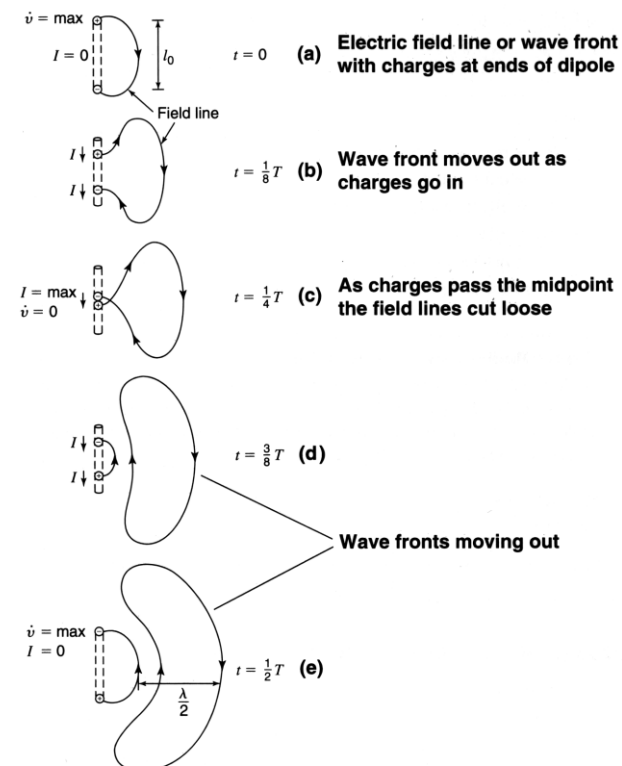
$$D = 1.5$$



(c)

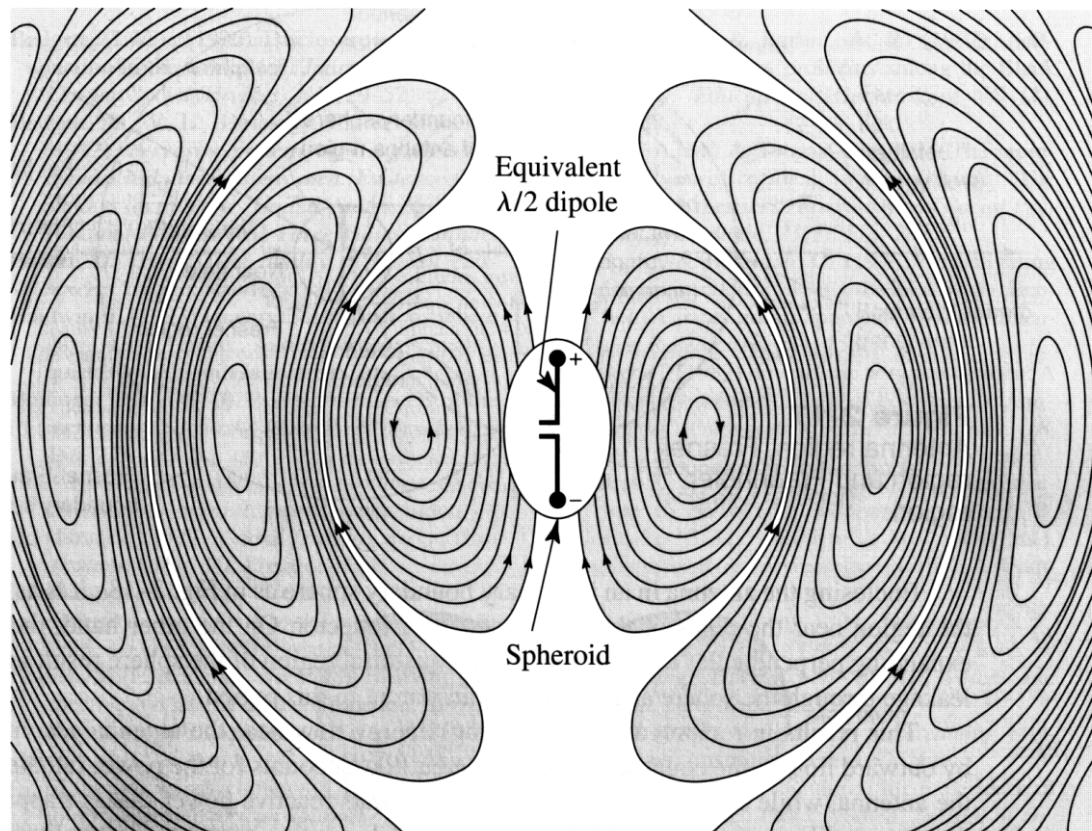
## Dipoliantennin säteilyn muodostuminen

- Alussa virta on nolla ja sähkökenttä on maksimissaan
- Aaltorintama liikkuu ulospäin kun varaukset liikkuvat toisiaan kohti
- Virran ollessa maksimissa ja jännitteen nollassa, kenttäviivat leikkautuvat irti ja RF-kenttä irtoaa antennista
- Jakso alkaa jälleen alusta



**Figure 2-15** Oscillating electric dipole consisting of two electric charges in simple harmonic motion, showing propagation of an electric field line and its detachment (radiation) from the dipole. Arrows next to the dipole indicate current ( $I$ ) direction.

## Dipoliantennin lähikenttä



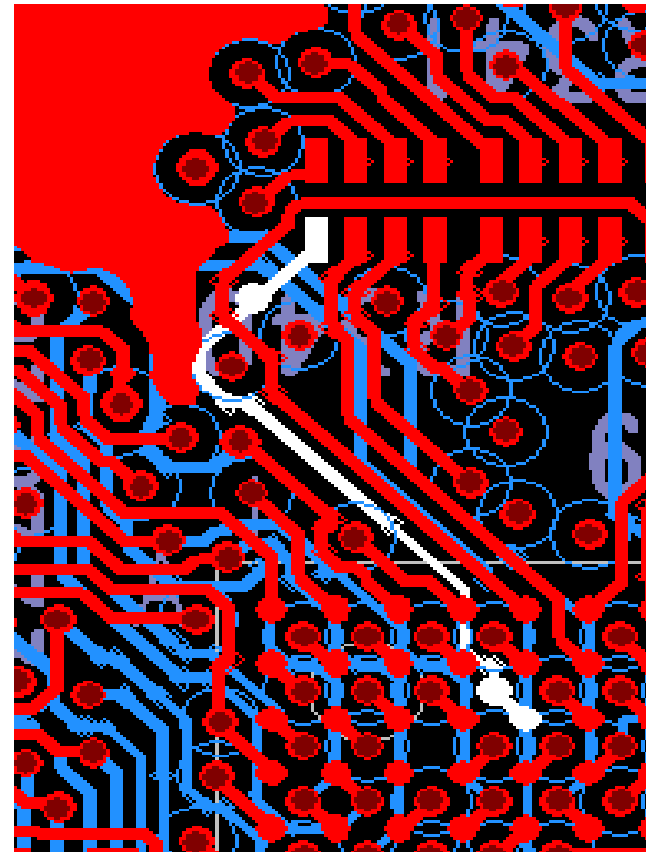
**Figure 2-16**  
Electric field lines of the radiation moving out from  $\lambda/2$  dipole antenna. (Produced by Edward M. Kennaugh, courtesy of John D. Cowan, Jr.)



## **CASE: EPÄIDEAALINEN SDRAM-VÄYLÄ**

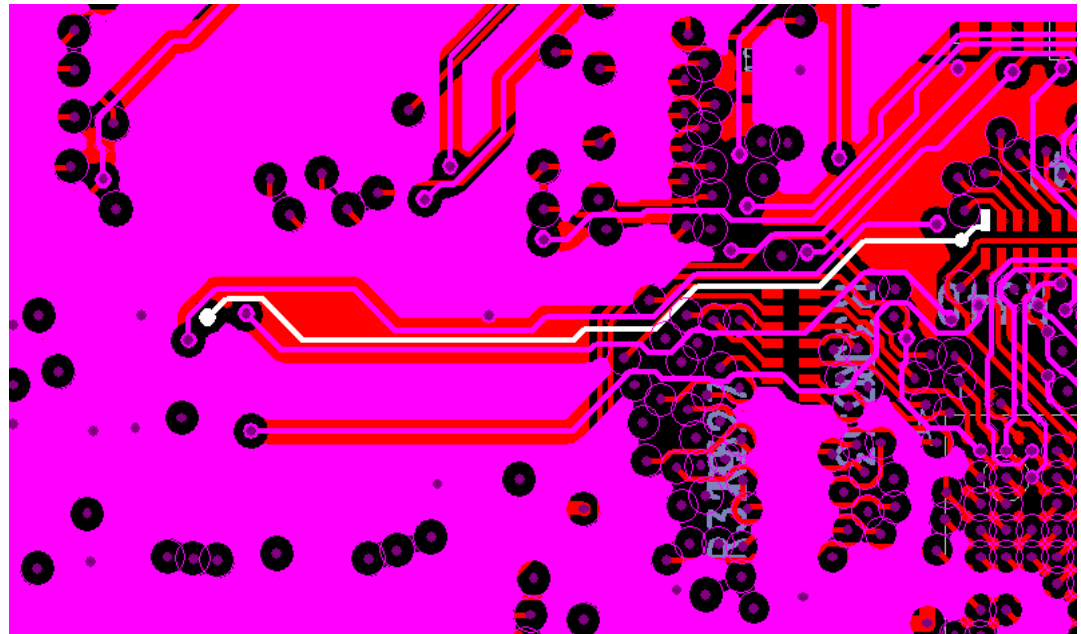
## Esimerkki: SDRAM-kellosignaali

- Kellosignaali syötetään prosessorilta
- 1. pätkä on reititetty 3. kerroksessa, josta käydään taas topissa sarjaterminointivastuksella
- 2. kerros maata



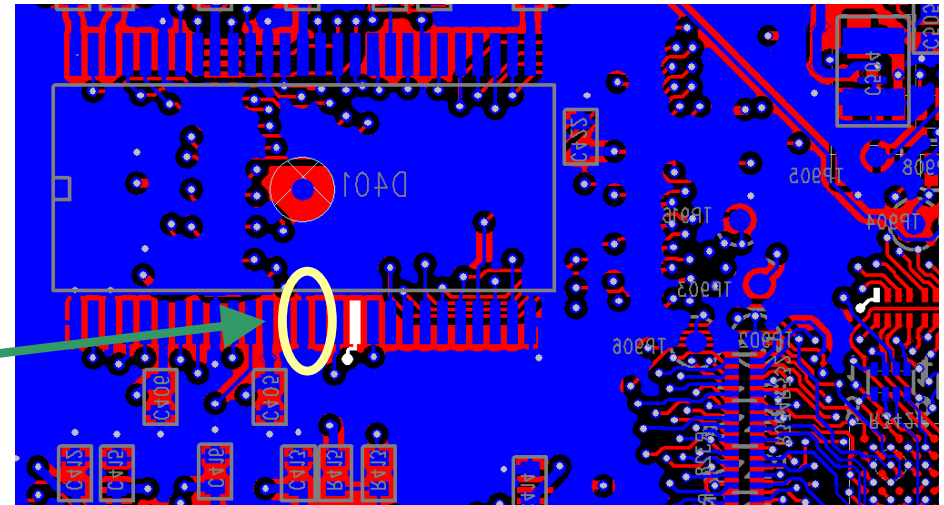
## Esimerkki: SDRAM-kellosignaali

- Matka jatkuu kerroksessa 4, päästään 1. SDRAMin kelloinputtiin
- Mutta missä paluuvirta kulkee?
- Tutkitaan virran pääsy viereisiin kerroksiin



## Esimerkki: SDRAM-kellosignaali

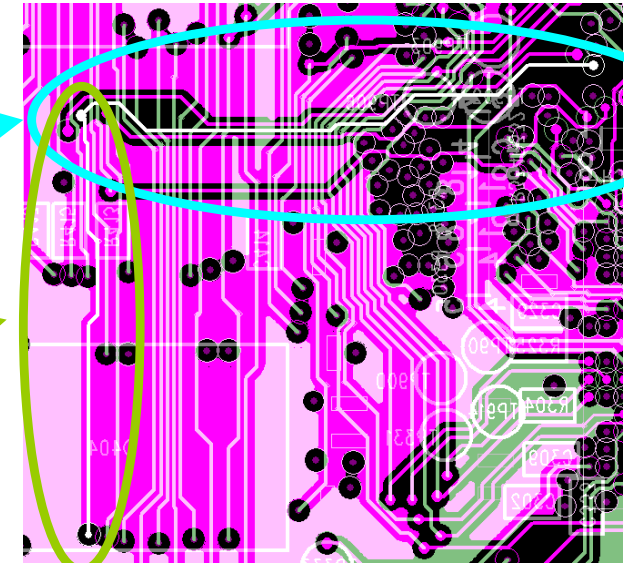
- Paluuvirta lähtee suurimmaksi osaksi lähimmästä maapinnistä
- Seurataan miten lähellä signaalia paluuvirta kulkee
- Maapinnan vieressä on maaläpivienti, seurataan siitä signaalin viereisiin kerroksiin mistä tultiinkin bottomille, eli kerroksiin 5 ja 3



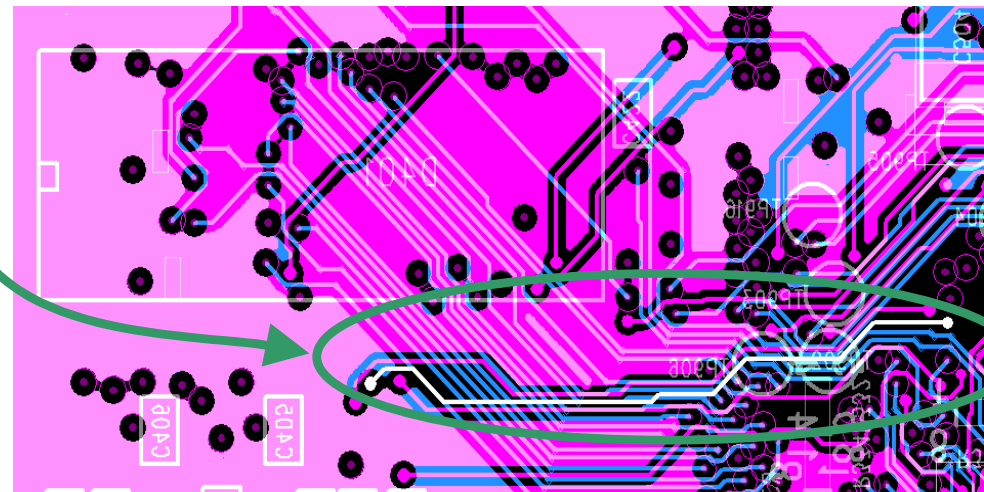
## Esimerkki: SDRAM-kellosignaali

- 5. kerroksessa pelkkää reititystä siinä missä paluuvirtareitti sijaitaisi
- 3. kerroksessa vähän suurempi maa-alue, mutta maa katkeaa reititykseen heti
- 2. SDRAM-piirin kannalta tilanne on hiukan parempi, 5. kerroksessa maa on yhtenäinen koko matkalta
- Ei toivoakaan mistään hyvästä paluuvirtareitistä kello-signaalin kannalta! Kumpikaan kunnollisista paluuvirtareiteistä ei toteudu. Kyseessä kuitenkin periaatteessa liuskajohto jolla 2 referenssitaso
- Lähin signaalin virran paluureitti on 2. kerroksen maan kautta, joka on signaalin kannalta aivan liian kaukana ollakseen hyvä EMC:n kannalta
- Kysymys kuuluu: miten tämä oikein voi edes toimia?

Kerrospari 4-5



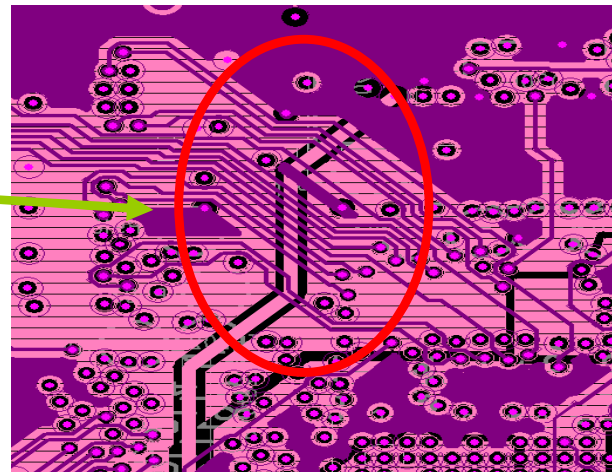
Kerrospari 3-4



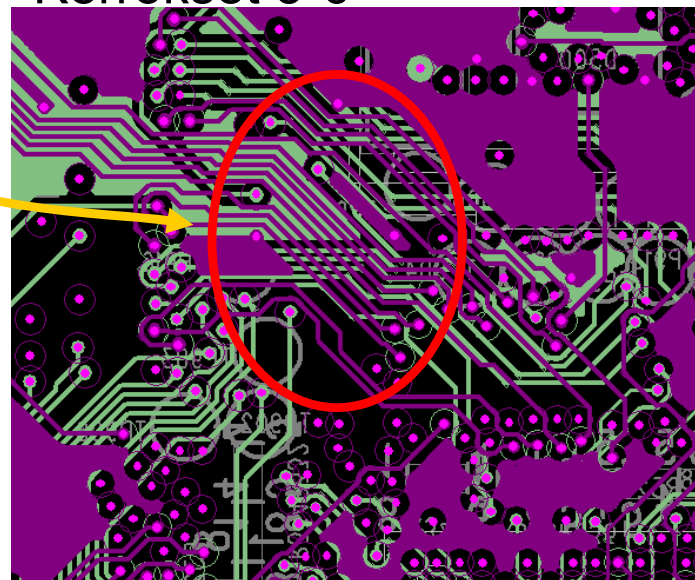
## Esimerkki II: SDRAM-osoiteväylä

- Osoiteväylän signaalit vaihtavat referenssitasoa!
- Kerros 5 ei sekään voi toimia referenssitasona osoiteväylälle, siellä reititystä ko. paikassa

Kerrokset 6-7



Kerrokset 5-6



## TEE NÄIN:

Hyvän suunnitelun sääntöjä

## Signaalien päättäminen eli terminointi

- Tarvitaan kun signaalin nousu/laskuaika alittaa 1/10 edestakaisesta kulkuajasta (eli FR-4:llä noin 1 ns reuna  $\sim$  7.5 mm)
- Jos point-to-point (tai kaikki linjan päässä) -kytkentä  $\rightarrow$  sarjaterminointi ( $R_S = Z_0 - Z_S$ )
- Sarjaterminointi ei sovi jos useampi laite samassa linjassa  $\rightarrow$  käytä AC/Thévenin-terminointia, muista kuitenkin että aika harva IO-driveri pystyy ajamaan riittävän pientä impedanssia, voi syntyä vaikeasti löydettäviä ongelmia.
- Simuloi terminoinnit ja ajokyky jos epävarmuutta (esim. HyperLynx® LineSim)
- Varmista että tulevat layoutissa oikeaan paikkaan vetoa
- Älä hyväksy tarpeettoman pitkiä T-haaroja
- AC-Terminointi aina linjan päässä, viimeisen piirin jälkeen
- Sarjaterminointi niin lähellä lähtöpäätä kuin mahdollista



## Hyvän suunnittelun säännöt

- Optimoi liittimien, muistiväylien ja varsinkin sarjavastusverkkojen signaalien järjestys jotta layout on mahdollisimman suoraviivainen (RAMien dataväylän bytelanet ja bittien järjestys bytelanen sisällä voi olla mielivaltaisen, joskus osoitteetkin)
- Bypass-konkkien kytkennät maatasoon mahdollisimman tiukat, jokainen läpivienti on nH-luokan induktanssi
- Älä käytä liian suuria paikallisia bypass-konkkia, muista resonanssitaajuus
- Varo rinnan kytkettyjen konkkien rinnakkaisresonansseja, harkitse tarkkaan useamman eri kokoisen konkan rinnankytkennän seuraukset, mittaa onko todella hyötyä vai haittaa → ei kannata laittaa jos ainoastaan valmistuskustannukset kasvavat
- Älä käytä liian suuren reunanopeuden piirejä jos mahdollista (esim. 74ACxx, AT91SAM9263! 😊). Matala etenemisviive on hyvä, nopea reuna vaan harvoin

## Hyvän suunnittelun säännöt

- Ellei speksata buildup-rakennetta niin kysy piirilevyvalmistajalta ennen suunnittelua minkälaiset eristevälit oletuksena ja huomioi tämä kerrosten käyttöä suunnitellessa.
- Varmista että BGA-komponenttien alla jää kaikkiin tasoihin kannakset läpivientien väliin, ohutkin kannas on paljon parempi kuin ei kannasta lainkaan
- Varo reunaherkkien signaalien liiallista kuormitusta (liikaa piirejä samassa outputissa ja/tai liian pieni siirtolinjan impedanssitaso), lyhytkin epämonotoninen kohta signaalin reunoissa voi aiheuttaa ongelmia (been there, done that!)
- Oletuksena 50Ω on ok impedanssitaso
- Mieti terminoinnit

## Hyvän suunnittelun säännöt

- Suunnittele ensiksi kerrosten käyttö
  - Jos mahdollista, sijoita käyttöjännite ja maataso vierekkäin "lyhyemmälle" kerrosvälille, tämä kasvattaa tehonsyötön resonanssitaajuutta ja kasvattaa sisäistä kapasitanssia
  - Huolehdi että jokaiselle reitityskerrokselle on referenssitaso
- Älä vaihda reitityskerrosta muuten kuin saman referenssitason toiselle puolelle. Vasta jos et keksi miten ilman useamman kerroksen hyppyä homman saa hoidettua, sijoita hyppykohtaan ainakin läpivienti tai konkka, yksi per hyppäävä signaali.
- Aloita alustava layout ja sijoittelun/pinnijärjestyksen optimointi heti kun skemassa on edes muutama pääkomponentti, näin näet mitä olet tekemässä! Tämä nopeuttaa myös lopullisen layoutin läpimenoaikaa kun reititys on yksinkertaisempi.
- Käytä fyysisesti sen kokoisia suotokomponentteja että ne todella voidaan sijoittaa hyödyllisiin paikkoihin (kokeile leiskassa eri vaihtoehtoja huomioiden valmistettavuus ym. seikat)
- Maaläpivientejä ainakin 20 mm rasterilla kautta levyn.

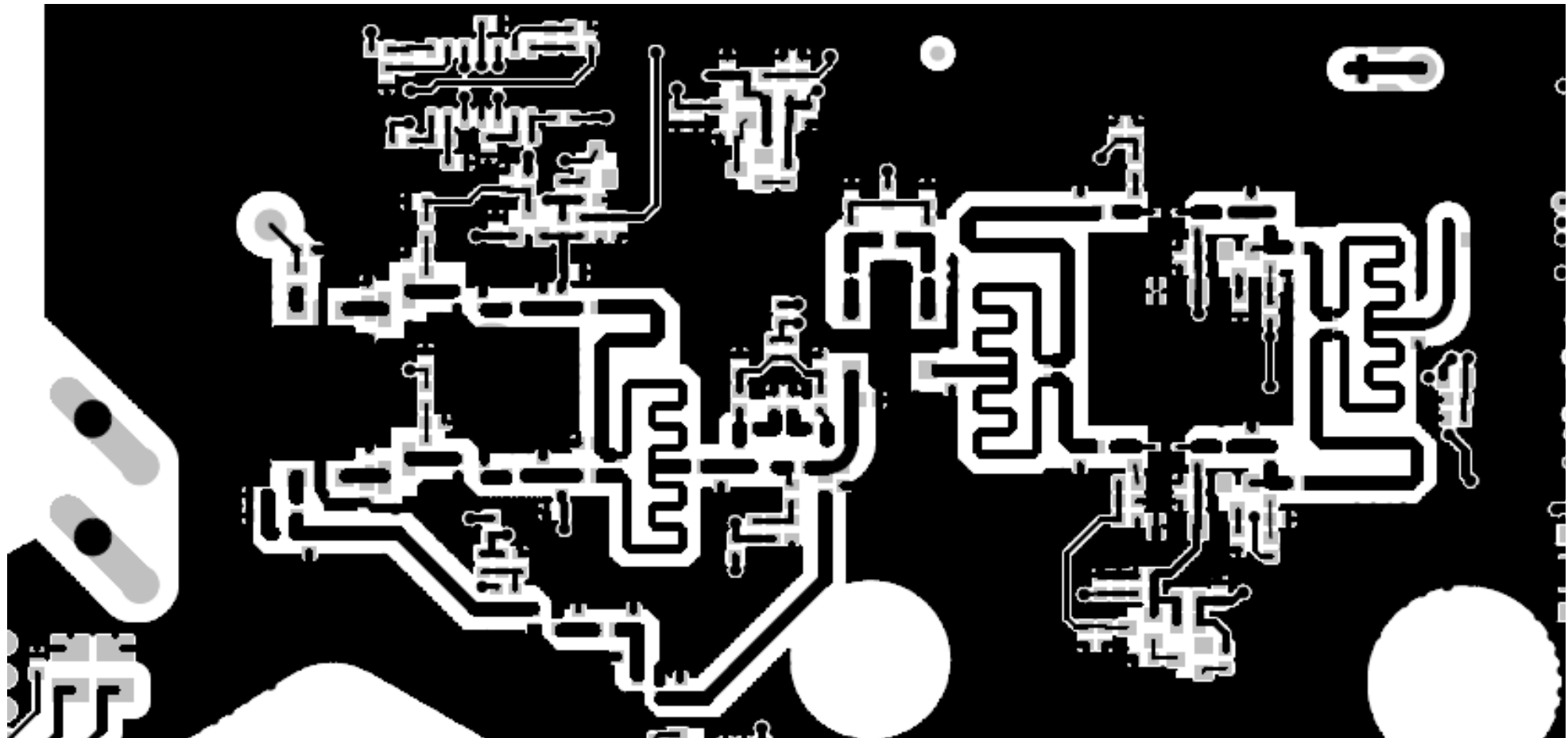
## Hyvän suunnittelun säännöt

- Levyn reunoihin kannattaa myös tehdä maaläpivientitikkaus.
- Älä reititä referenssitasonkerroksiin, muista että se on ongelmien alku.
- Hyvä mikroliuska (veto pinnassa) on paljon parempi kuin huono liuskajohto (haudattuna välikerroksiin), jos signaali on näkyvässä niin se ei välttämättä tarkoita että se säteilee liikaa.
- "Maa" ei voi olla ikinä liian hyvä, eikä huomattavasti alle rajan jäävä emissio ole virhe.
- Kun tarkistat layoutia, tarkista että signaalin paluuvirtareitti on esteetön. Jos paluureitti on kunnossa, on itse signaalikin ok.

## Hyvän suunnittelun säännöt: Hakkuripowerit

- Maatasossa kulkevat resonoivat virtalenkit helposti paha EMC-ongelma → käytä paikalliselle tehomaalle ground-over-ground-rakennetta mikäli mahdollista
- Komponenttien resonanssit aiheuttavat usein ongelmia, lähtöfiltteri ei toimi oletetusti
- Minimoi virtalenkit maapuolelta, yhdistä tehomaan päämaatasoon lähtökoneklien maan kohdalta, huomioi kuitenkin mahdolliset sense-vastukset
- Tyypilliset ongelmataajuudet 50-200 MHz, mutta joskus huomattavasti suurempiakin taajuuksia esiintyy (esimerkki myöhemmin)

**RF/MW-kokemus periaatteessa hyödyksi,  
mutta osataanko soveltaa digitaalipuolella?**

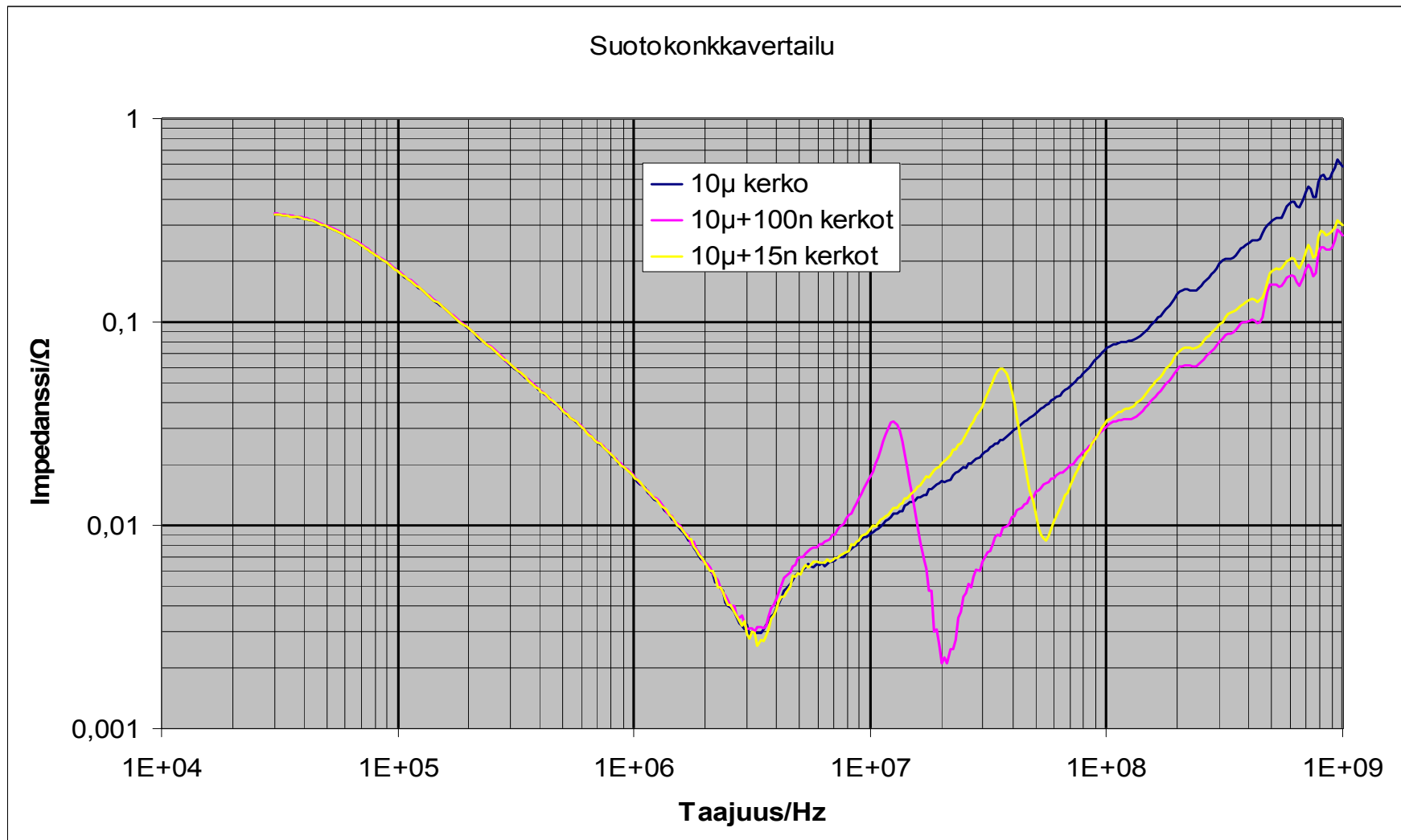


## Mitä mitata:

- protomittauksia
- esimerkkejä

➤ yhteenveto: [slide 70](#)

## Konkkien rinnankytkentä

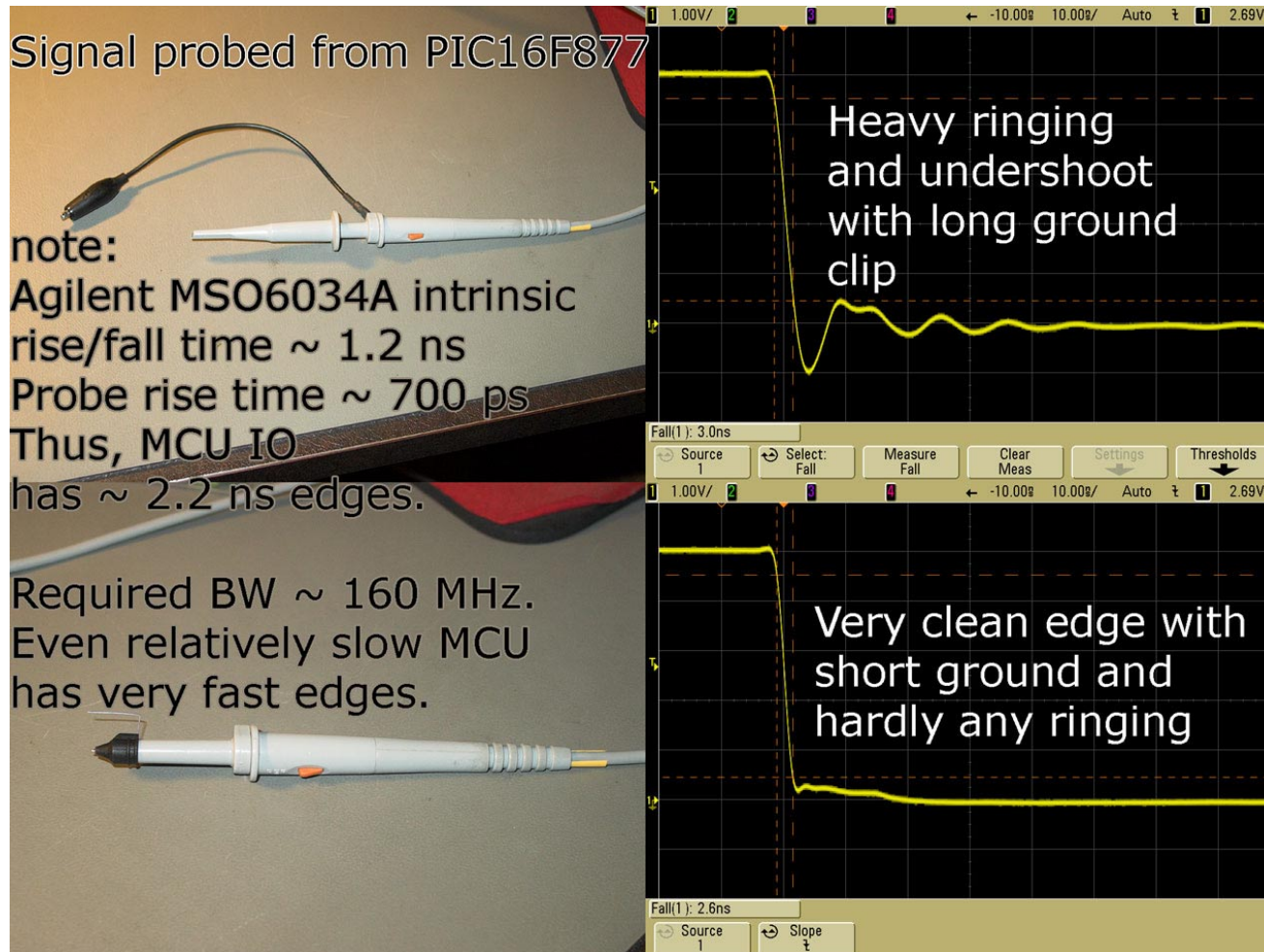




## Mitattavia asioita protosta

- Tunne signaalisi, mittaa aika- ja taajuustasossa. Tarkista esiintyykö resonansseja. Signaalin harmonisten tulisi laskea tasaisesti kautta koko spektrin.
- Älä käytä signaaleja mitatessa pitkää skoopin maaklipsiä
- Mittaa käyttöjännitteiden kohinat ja resonanssit

## Skoopin maaklipsi ei soveltu nopeille signaaleille, ongelmia jo low-speed MCUiden kanssa



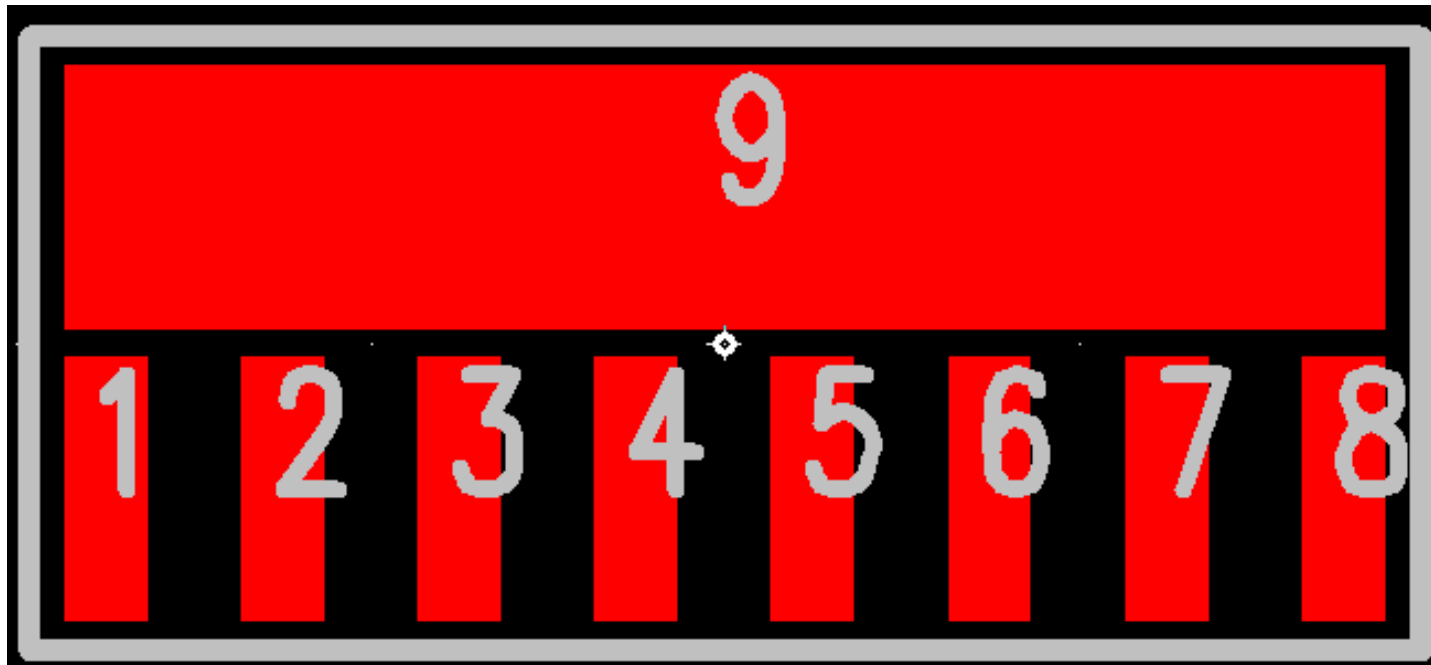
## “Normaalin” 1:10 10 M $\Omega$ mittapään ongelmat

- Normaalin 10 M $\Omega$  1:10-mittapään input-kapasitanssi on 10 pF luokkaa
- Mitattaessa 1 ns nousuajan omaavaa signaalia, signaali näkee 50  $\Omega$  kuorman, vaikkei taajuus olisikaan suuri, reuna menee silti kuralle
- Kuormitus on huomattavan suuri ja vaikuttaa mitattavaan signaaliin huomattavasti
- Maaklipsin silmukan induktanssi on hyvin suuri  $\rightarrow$  resonanssitaajuus laskee
- Proben speksattu kaistaleveys on mitattu ilman maaklipsiä, suoraan kärkeen kytketyllä adapterilla 360° kytketyvällä maalla!  $\rightarrow$  ei vastaa oikeaa mittaustilannetta

## Miten mitata skoopilla signaalia oikein

- Käytä valmista aktiivimittapäätä
- Ellei budjetti anna periksi aktiivimittapäihin tai tarvitaan läjä highspeed-probeja lämpökaappitesteihin yms.:
  - Melkein yhtä hyvän 1:21 1k $\Omega$  mittapään logiikkasignaaleille voi tehdä itse RG-174-koaksiaalijohdosta, BNC-liittimestä ja 1k $\Omega$  vastuksesta
- 1k sarjavastus kytketään mitattavaan päähän
- Skoopin tulo terminoidaan 50 $\Omega$ :iin, ellei skoopissa ole sisäänrakennettuna niin käytä inline-terminaattoria
- Kortille kannattaa sijoittaa soveltuvat testipisteet joissa maa on heti signaalin vieressä saatavana
- Itse tehty johto on kätevä jos tarvitsee pitempään debugata softaa, ei vaaraa mittapään lipsahtamisesta ja kortin rikkoutumisesta kun juottaa johdon kiinni levyyn
- SMD MMCX-liittimet + 1k $\Omega$  vastukset voi laittaa levyille muutenkin "testipisteiksi"

## Sovelias SMD-testipiste



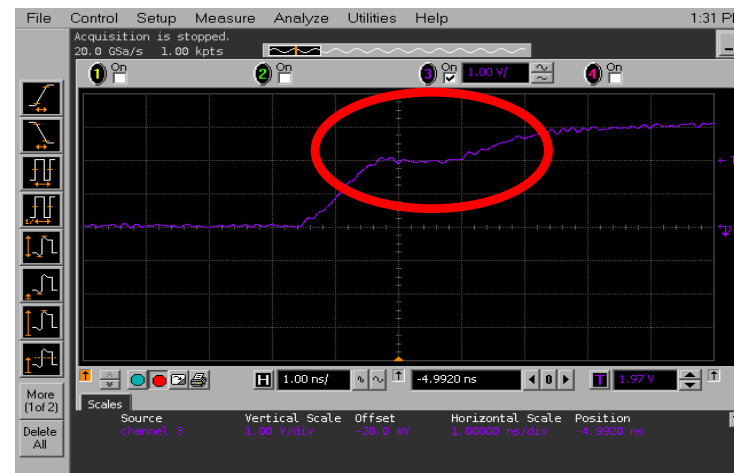
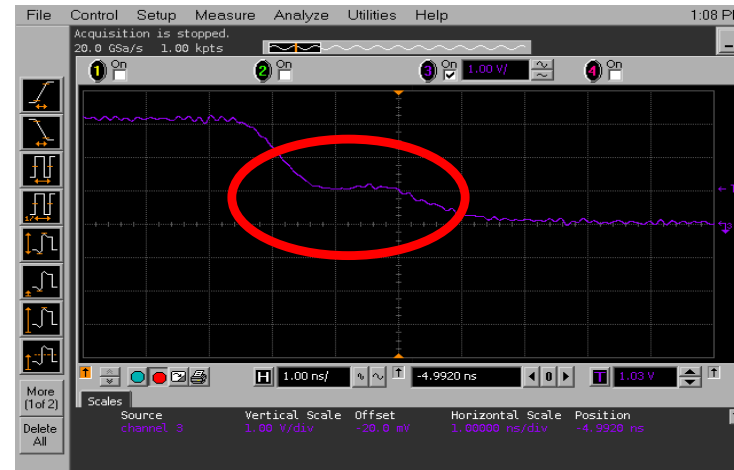
- Pinni 9 maalle, 1-8 itse signaaleille
- Pinnien väli 1.27 mm
- Leveä maapadi 0.2 mm päässä signaalista
- Helppo mitata lyhyellä maajohdolla tai sopivasti säädetyllä aktiivimittapäällä

## 1050 $\Omega$ 0.5 pF 1:21 DIY-mittapää logiikkasignaaleille



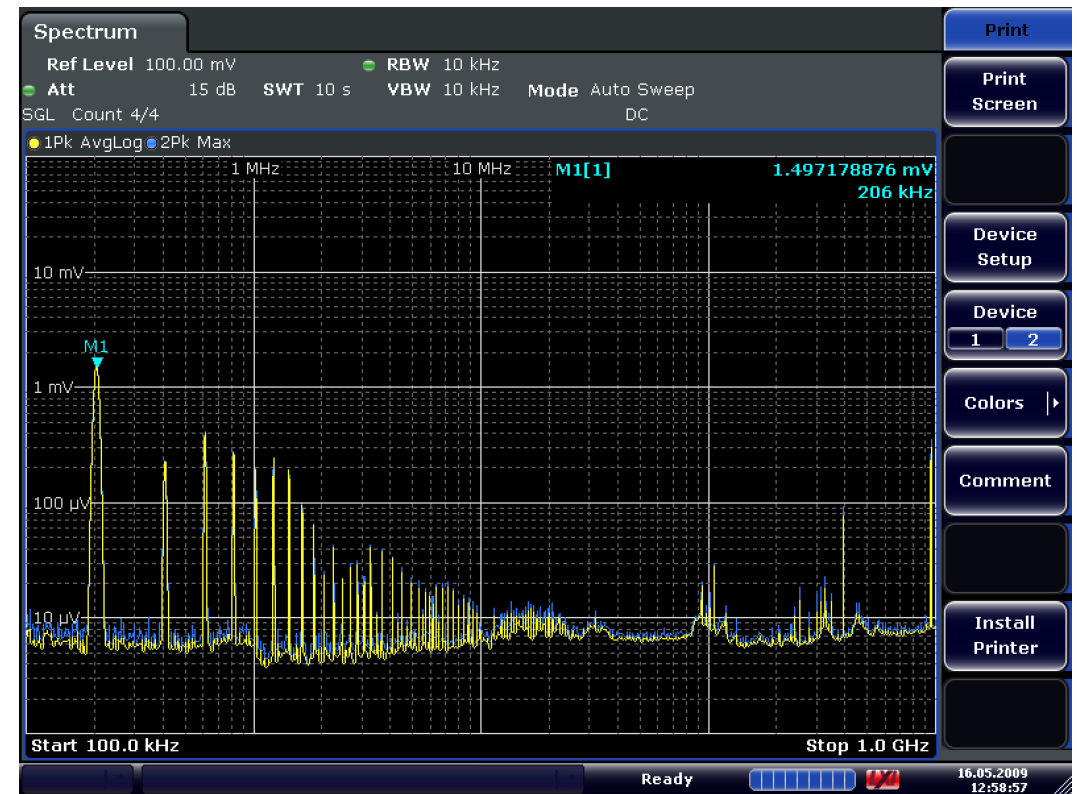
## Esimerkki: Liian matalan impedanssitason ongelma

- ~1ns kestävä tasainen kohta /WR-signaalissa aiheutti sen että yksi väylän laitteista kirjoitti saman datan kahteen kertaan → "debugattiin" virheetöntä VHDL:ää useita viikkoja!
- Tarkista että "incident wave switching"-ehto toteutuu, eli ensimmäinen etenevä aalto riittää nostamaan jännitteen vastaanottimessa varmasti kynnyksen yli
- Pahinta jos jännite viettää liikaa aikaa kielletyllä alueella



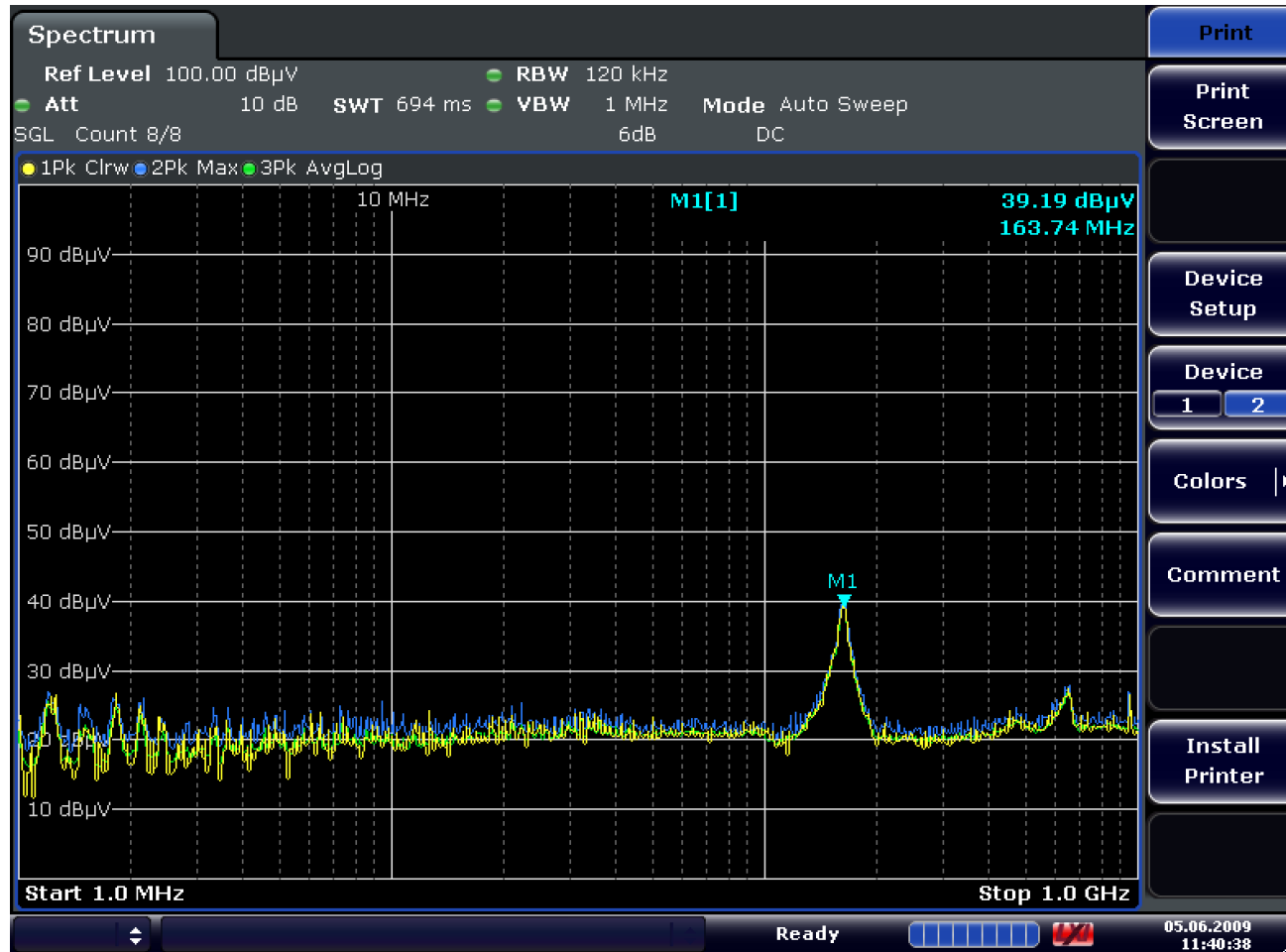
## Esimerkki: Käyttöjännitteen taajuustason mittaus

- Esimerkki hyvästä hakkurin suodosta
- Ei pahoja resonansseja
- Harmoniset laskevat likimain tasaisesti
- Kuormita maksimikuormalla mittauksen aikana, jotta "hard switching"-ongelmat tulevat esiin





## Esimerkki: Hakkurin lähtö-LC:n resonanssi

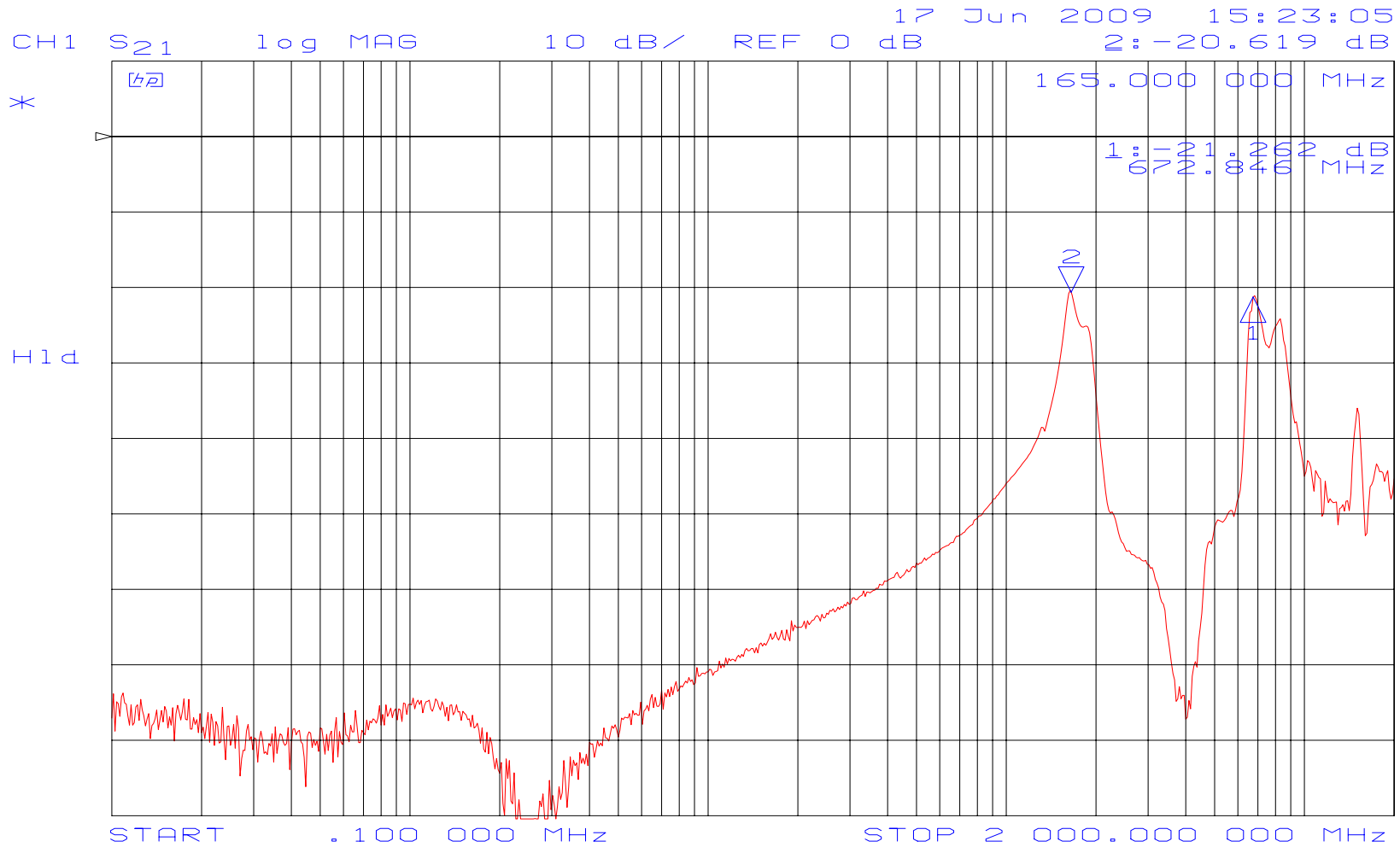


MAX8545 test board

5V/9A

Date: 5.JUN.2009 11:40:38

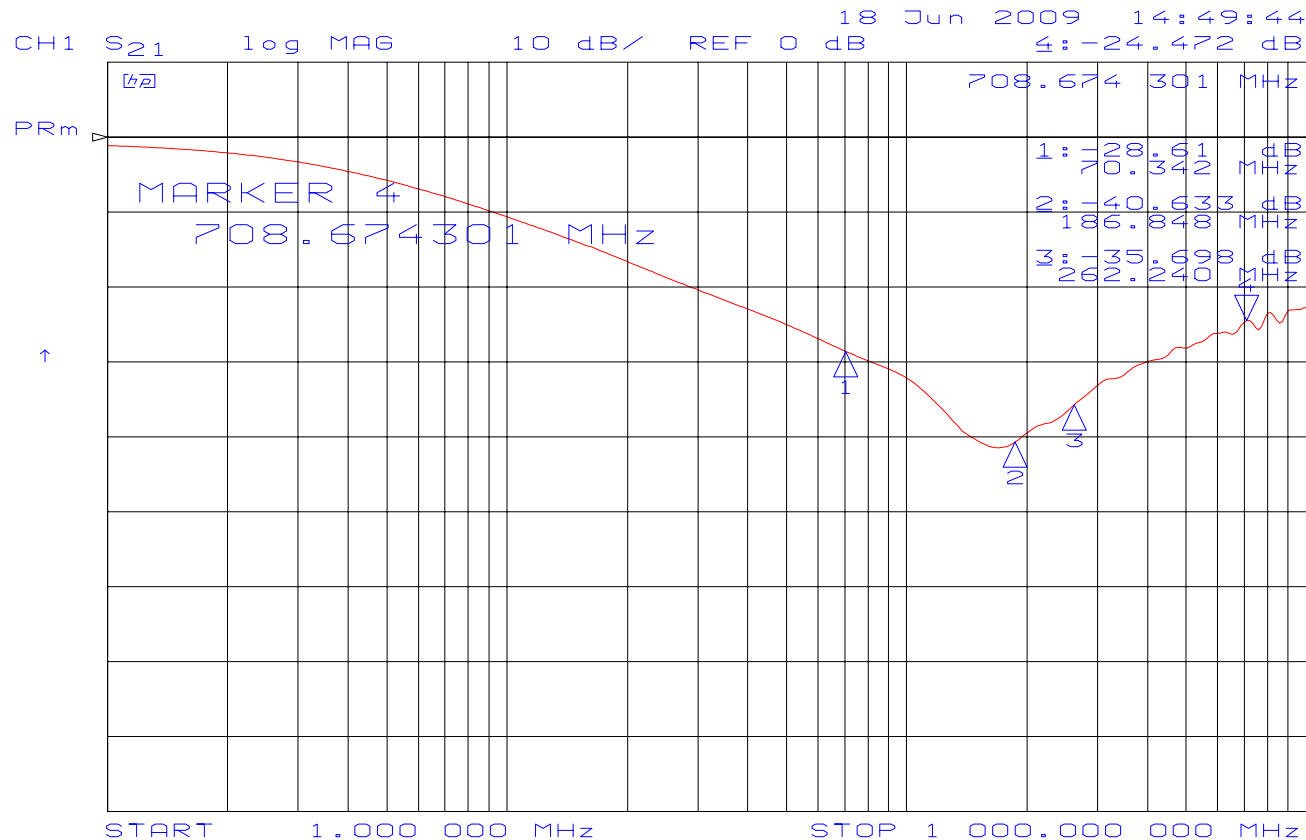
## Esimerkki: Tyypillinen hakkurin lähtösuotimen vaimennus



Voimakkaat resonanssit 165 ja 673 MHz kohdalla

## Korjaus: hyödynnetään konkan sarjaresonanssitaajuutta imupiirinä

- Sijoitetaan sopivan resonanssitaajuuden omaava konkka lähtöön rinnan (kokeilemalla löydetään 2n2,  $f_{res} \sim 180$  MHz):



## Lopputulos



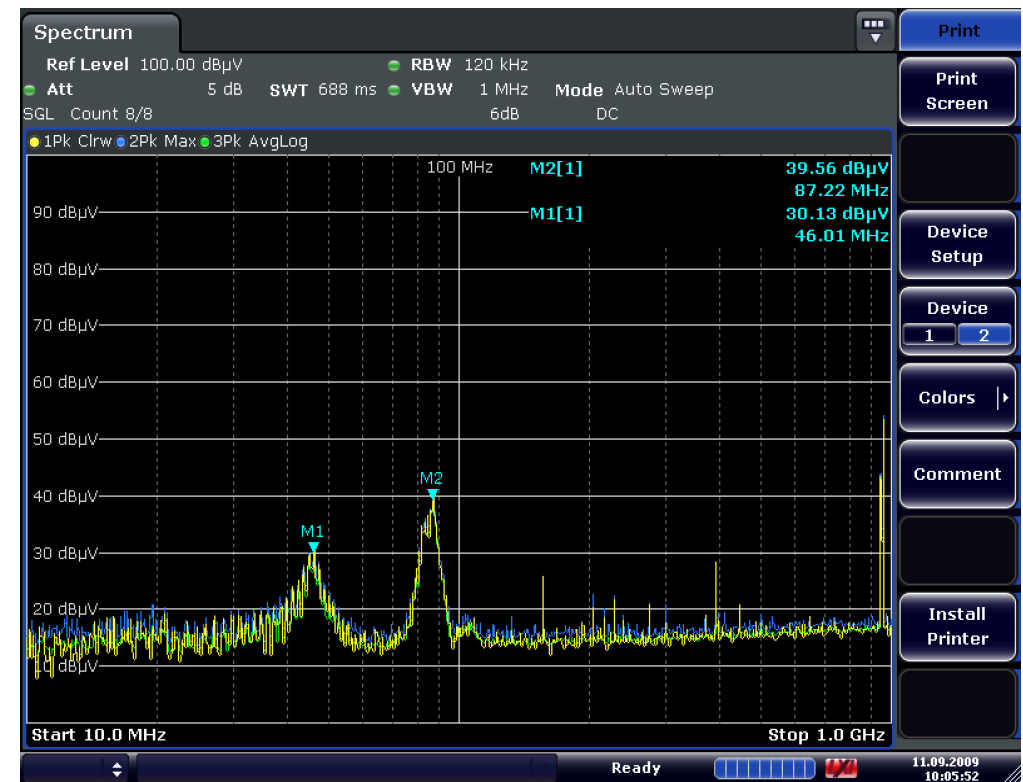
MAX8545 test board / 5V 9A 2n2 in output

Date: 18.JUN.2009 14:39:22

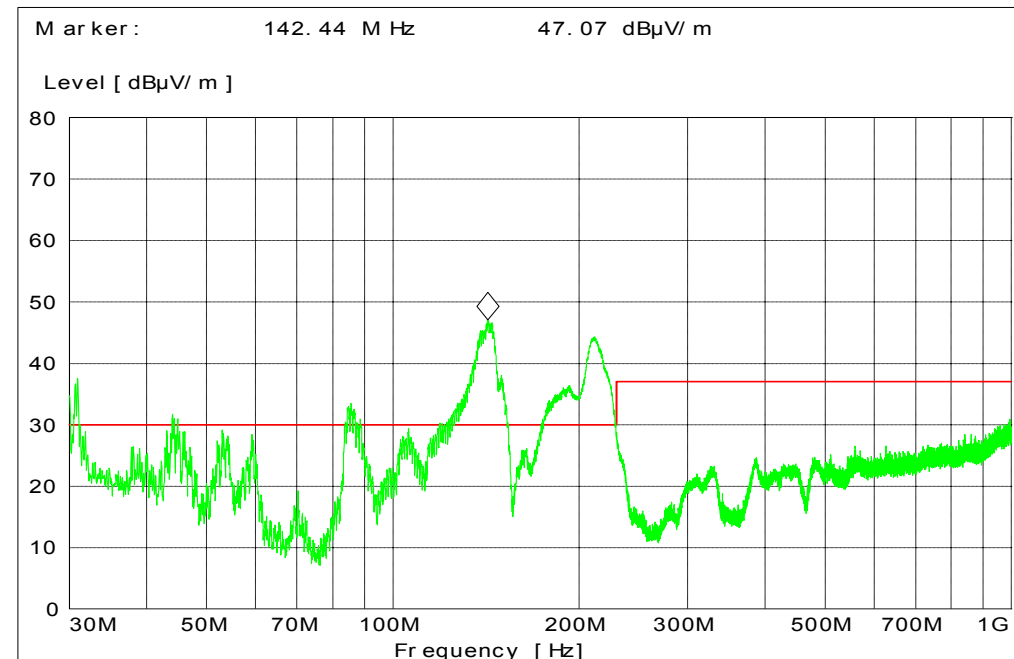
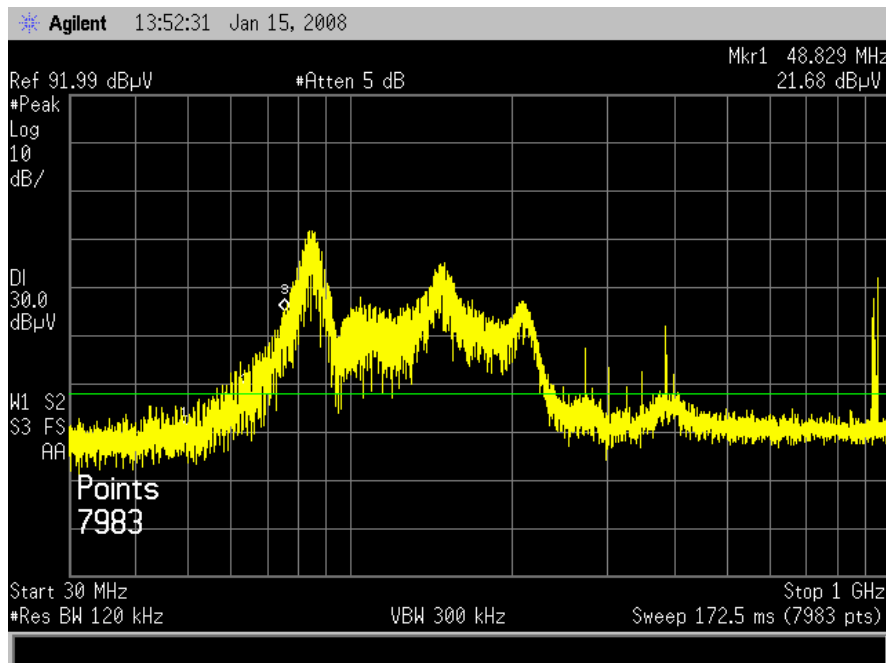
1. Resonanssi vaimeni ~10 dB, voi olla joskus ratkaiseva EMC-testissä!

## Case Hakkuripoweri 1

- Synkroninen MAX8545-hakkuri, 300 kHz, 24→5 V @ 6.7 A
- Ongelmana virtajohdosta säteilevä emissio
- Edes yhteismuotokuristin ei riitä, viereisessä mittauksessa paikallaan
- Globaalissa maatasossa kulkeva virtalenkki suuri, lähtö- ja tulokonkkien maat kaukana toisistaan ja hakkurin low-side-kytkinfetistä



## Case Hakkuripoweri 1



Joskus lähikenttämittauksella pääsee todella lähelle todellista tilannetta, Tässä mitattu yhteismuotoista virtaa syöttökaapelista, tosin muitakin säteilylähteitä lienee alataajuuksilla. Tämän sliden mittaukset hiukan eri komponenteilla kuin edelliset kuvat.

## Case Hakkuripoweri 1, sama kytkentä layout optimoituna

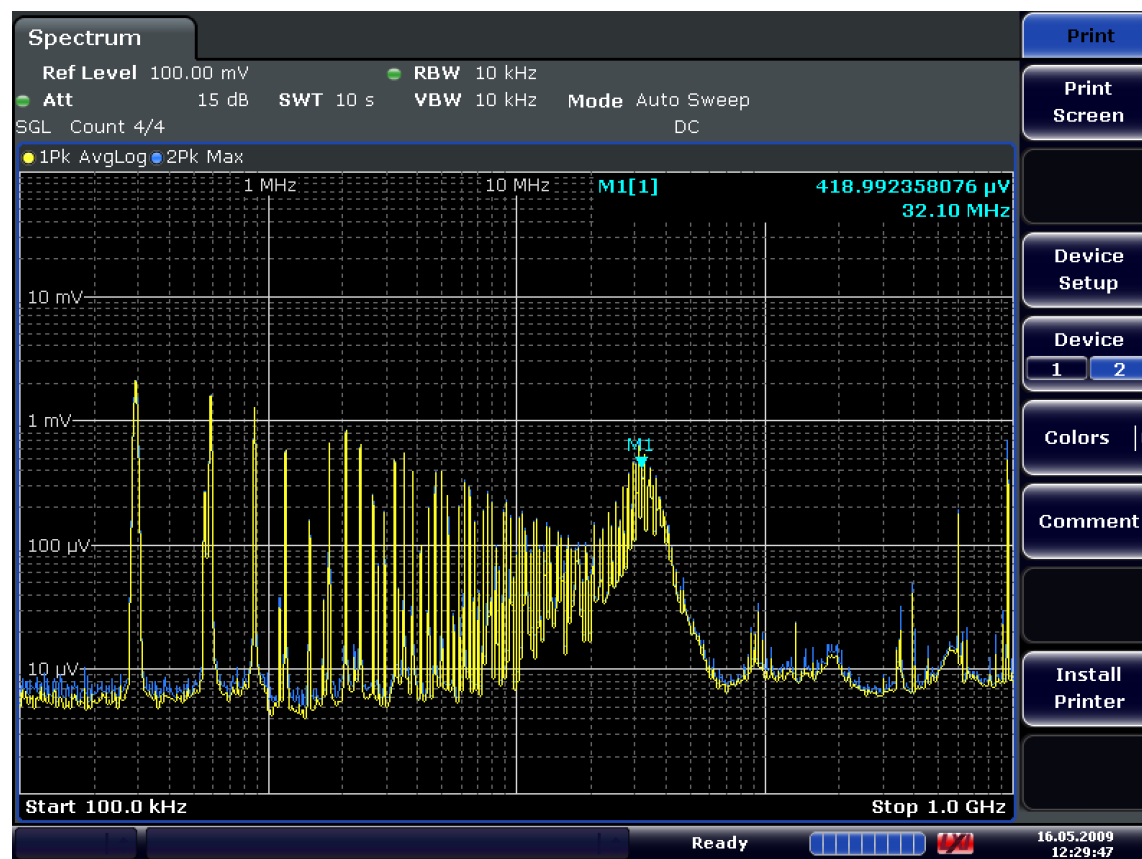
- Sama MAX 8545 hakkurikontrolleri, toteutettuna maapuolelta ground-over-ground-rakenteella
- Ei yhteismuotokuristinta!
- Ratkaisu yksinkertainen, layoutin maapuolen virtalenkit ja resonoivat silmukat rajaamalla, emissiotaso pienenee huomattavasti



MAX8545 test board, input common mode, Io=6.7A  
 Date: 11.SEP.2009 10:58:10

## Case Hakkuripoweri 2 (MAX8545 strikes back)

- Resonanssi hakkurin lähdössä





## Case LED-ohjain, versio A

- Joskus powerin resonanssit ovat huomattavan suurilla taajuuksilla!
- Hakkurin toiminta mitaten erittäin epämääräinen



## Case LED-ohjain ver. A

- LEDeille menevässä johdossa on hyvin laajakaistainen yhteismuotoinen häiriö (Kuva A-versiosta)
- Huomioi hyvin korkeataajuinen resonanssi, 750 MHz!



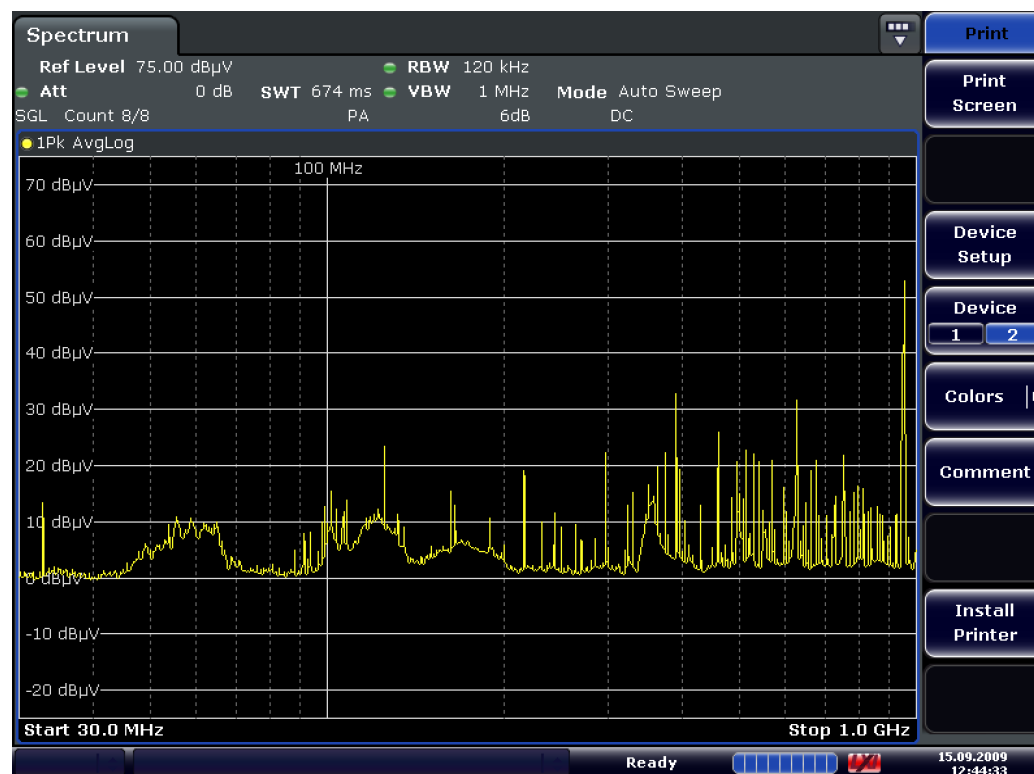
## Case LED-ohjain ver. B

- B-version hystereesihakkuri toimii tasaisesti ja parannettu layout → huomattavasti pienemmät emissiot
- Digitaali-isolaattorin modulaatiotaajuus näkyy virransyöttökaapelissa



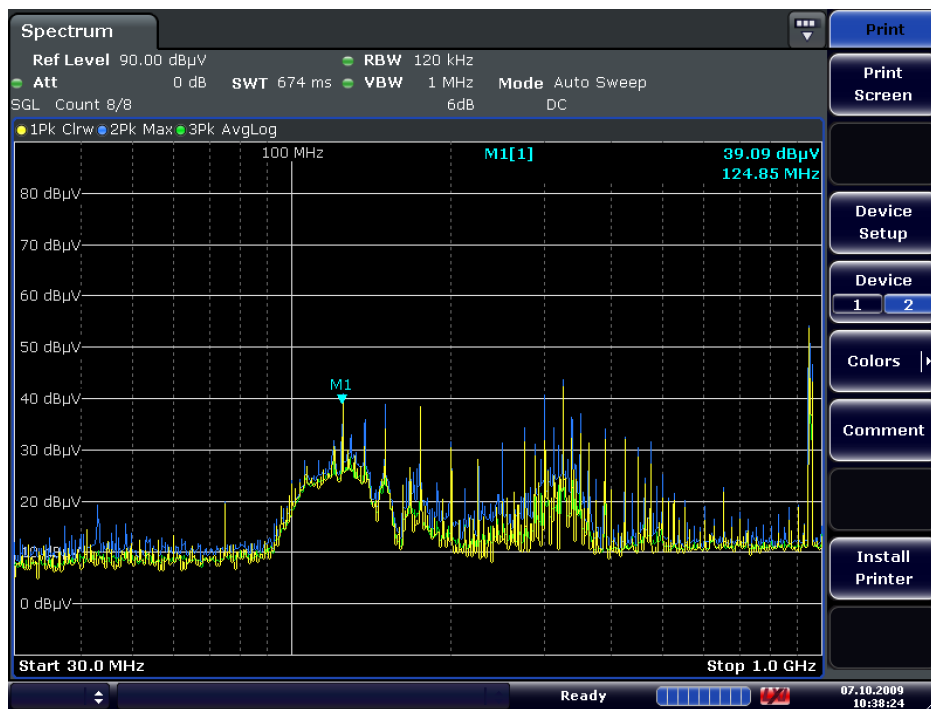
## Case videotallennin PCI-kortti

- 667 MHz PPC
- Koaksiaalikaapelikin voi säteillä
- Häiriöt kulkevat vaipan ulkopinnassa
- Ei yleensä vaikuta hyötysignaaliin haitallisesti

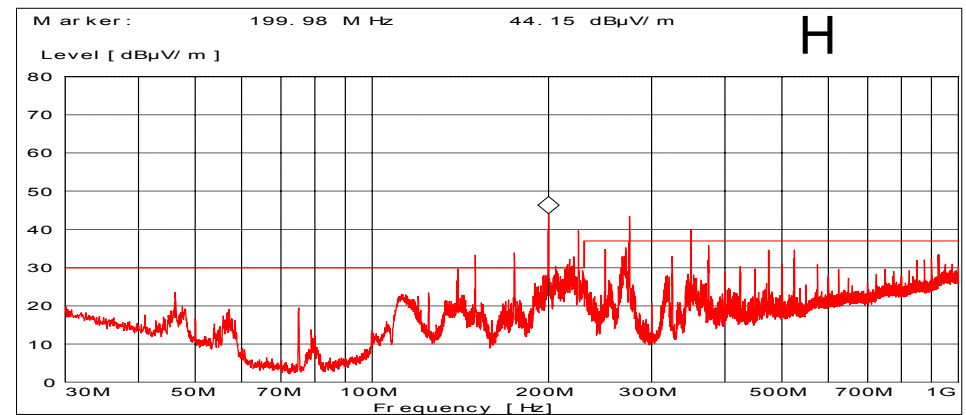
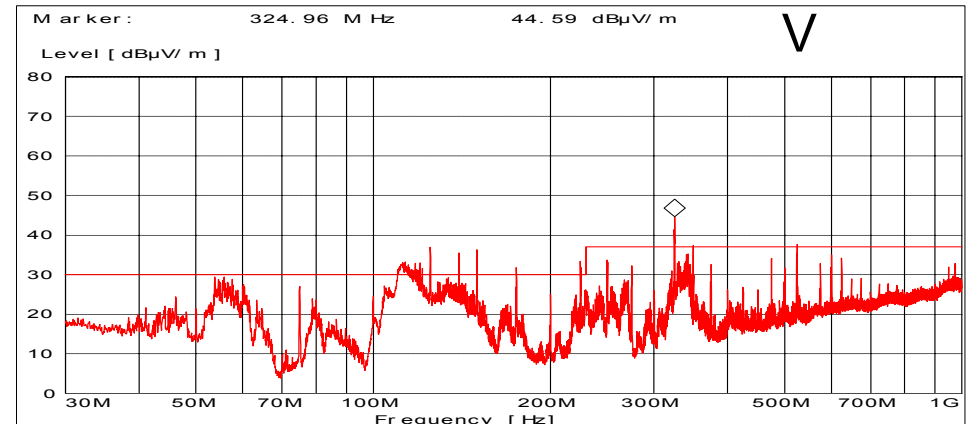


## Case T\*\*\*a

# Powerikaapelin yhteismuotoinen virta

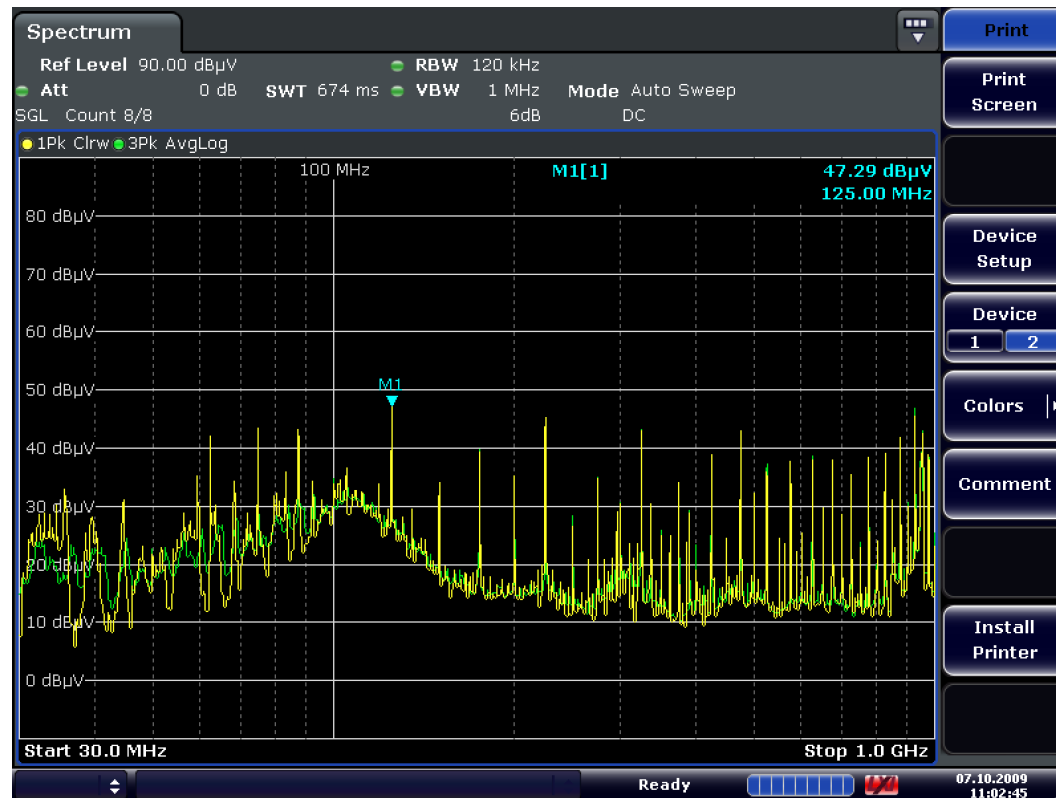


T\*\*\*a power common-mode  
 Date: 7.OCT.2009 10:38:24



>100 MHz:llä emission yleispiirteiden vastaavuus on kohtuullinen, EMC-mittauksessa ainoastaan powerijohto kiinni, ulkoinen poweri ei päällä

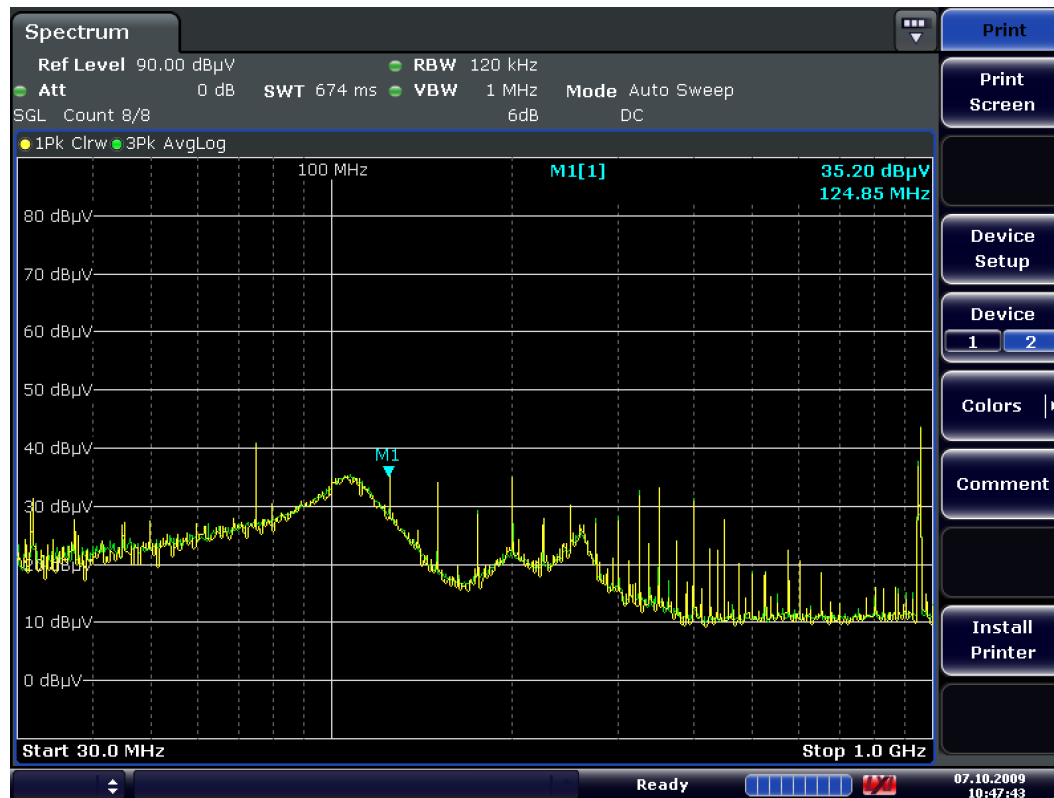
## Case T\*\*\*a LCD-näyttökaapelin yhteismuotoinen virta



T\*\*\*a LCD-kaapeli common-mode  
Date: 7.OCT.2009 11:02:45

Gurun vinkki: Näytön kuva vaikutti olennaisesti laajakaistaisiin emissioihin! → viimeiset desibelit voi saada tasavärisellä kuvalla 😊

## Case T\*\*\*a Piirilevyn lähikenttä +5V hakkurin luona



T\*\*\*a +5V power lähikenttä

Date: 7.OCT.2009 10:47:43

# **EMC-ONGELMIEN PAIKANTAMINEN ILMAN KALLISTA RADIOKAIUTONTA HUONETTA**



## Hyödyllisiä mittalaitteita

- Spektrianalysointilaite
  - Periaatteessa kuin mikä tahansa radio, kalibroidulla jänniteskaalalla
  - Mittaa signaalin tasoa halutulla kaistaleveydellä ja ilmaisimella
  - Kertaluokkia parempi herkkyys kuin skooppi + FFT-kombossa, päästään dB $\mu$ V-luokkaan
  - Ei alias-ongelmia
  - Kätevä EMC-ongelmien lähidebuggauksessa magneettikenttäproben kanssa (helppo tehdä itse RG-174-koaksiaalikaapelista), voi myös mitata suoraan maa-/käyttötason RF-kohinaa
  - Snubberien ja powerisuodatusten viritys&optimointi
  - Oskillaattorien vaihekohina ja jitteri
  - Suodatusten vaikutuksen toteaminen
  - **Ei yleensä kestä DC-jännitettä eikä liian suurta tehoa (typ. max 1W@50 $\Omega$ ) → käytä aina DC-blockia ja riittävää vaimennusta inputissa jos mitaat suoraan signaaleita**

## Hyödyllisiä mittalaitteita

- Piirianalysaattori aka piirikone
  - Vektori- ja skalaarimallit
  - Mittaa S-parametreja
  - Tärkeimmät S21 (läpimenovaimennus) ja S11 (heijastusvaimennus eli sovitus)
  - Filterien mittaus
  - Voi mitata soveltaen myös poweritason impedanssitasoa kHz-taajuuksista aina GHz-taajuuksille asti (esim. resonanssit)
  - Porttien impedanssitaso yleensä 50Ω

## EMC-pre-precompliance testaus

- Mittaa lähikenttämittapäällä (kaapeli(t) pujotetaan loopin läpi) kaapeleissa kulkevat yhteismuotoiset virrat
  - Piirilevyn mittaus ei yleensä kovin hyödyllistä (muistetaan että säteily ei yleensä lähde itse levystä, vaikka onkin heräte)
- Muutosten vaikutus dB:nä usein sama vaikka lähikenttää mittaamalla ei absoluuttitasoa voikkaan ennustaa, tosin aikaa myöten syntyyne "perstuntuma" siihen mikä on ok lähikenttätaso
- FFT ei sovellu purskemaisten häiriöiden mittaukseen, käytä spektrianalysaattorissa pyyhkäisymoodia (kts. seuraava slide)
- Ympäristön häiriöt usein merkityksettömiä mittauksen kannalta, yleensä DUT:in häiriöt erottuvat taustasta selvästi on/off-tilaa vaihtelemalla
- Mittaa kohina maatasosta oikosulkien tiukasti mittapää kärjestä ja kytkien se kortin maatasoon. Jos tällöin näkyy kortin maatasossa suurehko häiriötaso, etsi syy ennen EMC-testejä. Maassa näkyvä häiriö tulee säteilemään kaikista kaapeleista jotka korttiin kytkeytyvät, myös kaapelien vaipoista.

## Esimerkki: Purskemaisen signaalin FFT

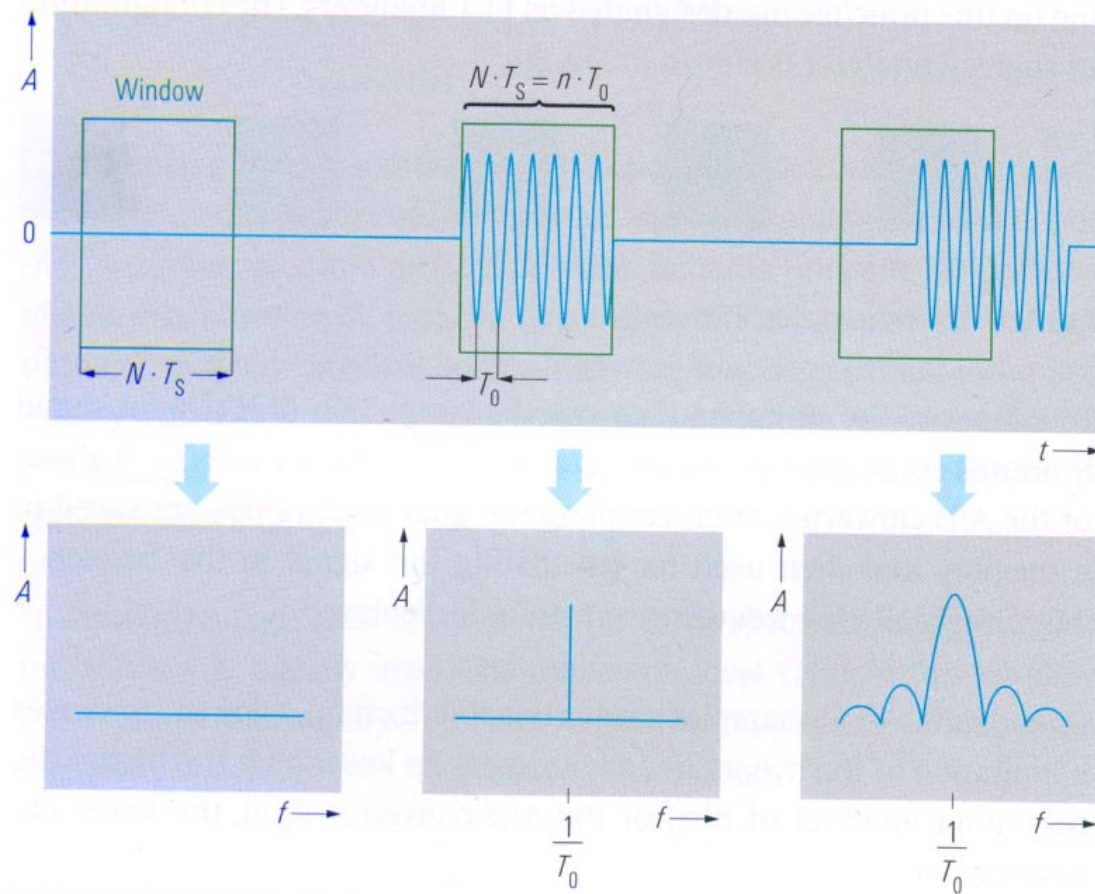
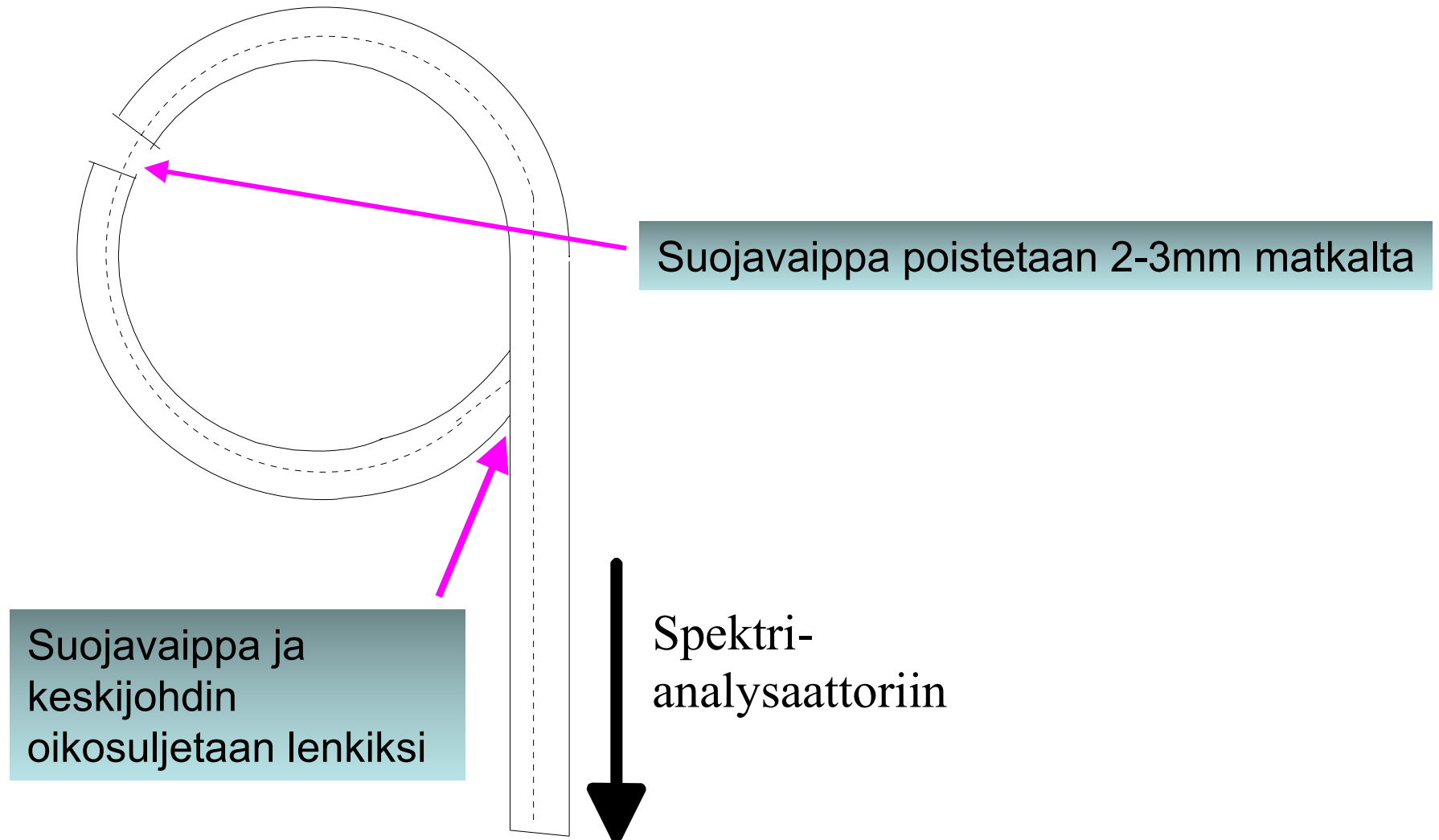


Fig. 3-7 FFT of pulsed signals. The result depends on the time of the measurement

## Magneettikenttäprobe RG-174-koaksiaalista



## Miksi on ongelmia vaikka periaatteessa "kaikki" ilmiöt on tunnettu jo pitkään?

- EMC/SI-ominaisuudet määräytyvät pääasiassa layout-vaiheessa, sähkömagneettinen kenttä ei lue piirikaaviota!
- Maa oletetaan nollapotentiaaliseksi "mustaksi aukoksi", vaikka todellisuudessa se on virtojen paluureitti impedansseineen ja syntyvine yhteismuotoisine jännitteineen (dipoliantennin heräte!)
- Layout-piirtäjillä tyypillisesti liian vähän näkemystä kytkennän toiminnasta → layoutin optimointi ja oikeiden kompromissien teko sattuman varassa reititystilan ja ajan käydessä vähiin
- Kerrosmäärä mahdollisesti valittu liian pieneksi (kustannussyistä, asiakkaan toiveet?)
- Layout-vaiheessa on kiire → joudutaan tekemään nopeita ratkaisuja ja optimointi jää tekemättä koska se on hankalaa ja hidasta osin tiukan roolijaon takia (vrt. "Speden spelit"-piirrostehtävä)
- Buildupin ja kerrosten käytön suunnittelu jätetty tekemättä tai tehtyä suunnitelmaa ei pystytty noudattamaan (→ koko build-up pitäisi miettiä uudestaan!)

## Miksi on ongelmia vaikka periaatteessa "kaikki" ilmiöt on tunnettu jo pitkään?

- SI/EMC-simulointi/esisuunnittelutyökaluja ei ole käytettävissä
- Taajuustason mittalaitteita joilla päästään mittaamaan suuritaajuisia pienitasoisia signaaleja ei ole käytettävissä, ei pystytä toteamaan ongelmien todellisia syitä, eikä kyetä analysoimaan tehtyjä virheitä tarkemmin
- Tasasähkövammaisuus (tuijotetaan liikaa signaalin perustaajuuteen ja unohdetaan reunanopeuden merkitys)
- Layoutin merkittävää parantamista ei yleensä voi kokeilla EMC-testeissä, jolloin merkitystä vaikea perustella uskottavasti asiasta päättävälle
- Koulutuksen puute (kurssit liian teoreettisia, ei oikein suomessa saatavana?)
- Asenneongelma ("ei se siitä voi johtua"?)

ESPOTEL



***KIITOS!***